

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ

**ХАРКІВСЬКИЙ НАЦІОНАЛЬНИЙ ЕКОНОМІЧНИЙ УНІВЕРСИТЕТ
ІМЕНІ СЕМЕНА КУЗНЕЦЯ**

**КОМП'ЮТЕРНА СХЕМОТЕХНІКА
ТА АРХІТЕКТУРА КОМП'ЮТЕРІВ**

**Робоча програма
для студентів галузі знань
12 "Інформаційні технології"
першого (бакалаврського) рівня**

**Харків
ХНЕУ ім. С. Кузнеця
2017**

УДК 004.2(07.034)+004.3(07.034)

К63

Укладачі: С. П. Євсєєв

О. Г. Король

Затверджено на засіданні кафедри інформаційних систем.

Протокол № 1 від 25.08.2016 р.

Самостійне електронне текстове мережеве видання

Комп'ютерна схемотехніка та архітектура комп'ютерів : робоча програма для студентів галузі знань 12 "Інформаційні технології" першого (бакалаврського) рівня [Електронний ресурс] / уклад. С. П. Євсєєв, О. Г. Король. – Харків : ХНЕУ ім. С. Кузнеця, 2017. – 57 с.

Подано тематичний план навчальної дисципліни і її зміст за модулями та темами, вміщено плани лекцій і лабораторних занять, матеріал для закріплення знань (завдання для самостійної роботи, контрольні запитання), методичні рекомендації щодо оцінювання знань студентів.

Рекомендовано для студентів галузі знань 12 "Інформаційні технології" першого (бакалаврського) рівня.

УДК 004.2(07.034)+004.3(07.034)

© Харківський національний економічний
університет імені Семена Кузнеця, 2017

Вступ

Сьогоднішні умови господарювання вимагають від фахівців з економічного управління всебічного використання новітніх інформаційних технологій. Широкі можливості комп'ютеризованих засобів у питаннях збирання, оброблення та видачі необхідної інформації здатні значно підвищити якість економічних розрахунків, зробити ефективнішим процес обґрунтування економічних рішень.

Але успішне використання потужного комп'ютеризованого засобу неможливо без чіткого уявлення особливостей функціонування всіх його складових частин, а це, в свою чергу, вимагає твердих знань фізичних процесів, що відбуваються на рівні схемотехнічного подання структури елементів та вузлів комп'ютерів під час їхньої роботи.

Знання основ побудови комп'ютерної схемотехніки та архітектури комп'ютерів стає все далі актуальнішим, оскільки тенденції розвитку комп'ютерної техніки свідчать про те, що з одного боку складність та функціональні можливості комп'ютерної техніки постійно і швидко зростають, а з другого боку, спостерігається постійна тенденція до персоніфікації цієї складної техніки. Тобто задача підтримки персонального комп'ютера в працездатному стані, налагоджування його роботи та конфігурації, своєчасна модернізація, ремонт та обслуговування все далі стає проблемою не професіоналів-фахівців, а конкретного користувача цього персонального комп'ютера.

Сучасну комп'ютерну схемотехніку складають елементи та вузли, які за способами подання та оброблення сигналів діаметрально відрізняються один від одного. Так до елементів аналогової електроніки відносяться ті електронні засоби, які призначені для перетворення і оброблення інформації що змінюється за законом безперервної функції, а до елементів цифрової електроніки відносяться ті засоби для перетворення і оброблення інформації яка змінюється за законом дискретної функції. Сучасні інформаційні технології у повній мірі використовують як аналогові так і цифрові схемотехнічні рішення для оброблення сигналів.

Необхідність вивчення архітектури і функціонування електронно-обчислювальних машин (ЕОМ) визначається появою нових архітектур ЕОМ, які потрібні для складання програм з розповсюджених мов програмування, а також для розроблення та реалізації спеціалізованих мов.

1. Опис навчальної дисципліни

Показники	Галузь знань, спеціальність, освітній рівень	Характеристика навчальної дисципліни
Кількість кредитів – 4	Галузь знань 12 "Комп'ютерні науки"	Базова
Змістових модулів – 2	Спеціальність 122 "Комп'ютерні науки та інформаційні технології"	Рік підготовки
Загальна кількість годин – 120		1-й
		Семестр
Тижневих годин для денної форми навчання: аудиторних – 4; самостійної роботи студента – 5		3-й
		Лекції
		30 год
		Лабораторні заняття
		30 год
		Самостійна робота
		60 год
	Вид контролю	
Освітній ступінь: бакалавр	ПМК	

Примітка. Співвідношення кількості годин аудиторних занять до самостійної й індивідуальної роботи становить:
для денної форми навчання – 50 %.

2. Мета і завдання навчальної дисципліни

Метою викладання навчальної дисципліни є: засвоєння необхідних знань з основ теорії побудови та функціонування основних пристроїв, вузлів, базових елементів та архітектури сучасної комп'ютерної техніки, що виконані на базі інтегральної технології, формування твердих практичних навичок щодо оцінювання технічного стану комп'ютерної техніки, розрахунків параметрів аналогових та цифрових схем, аналізу умов функціонування та синтезу схем з заданими характеристиками, а також підготовка висококваліфікованих спеціалістів, які вміють раціонально вибирати та використовувати сучасні типи комп'ютерів в умовах автоматизованого проектування; аналізувати, розраховувати, синтезувати та проектувати цифрові електронні пристрої, які використовуються в комп'ютерних та мікропроцесорних системах.

Основними **завданнями** вивчення навчальної дисципліни є:

оцінювання технічного стану комп'ютерної інженерії, характеристики елементів та вузлів, виявлення та усунення несправності, налагоджування аналогових та цифрових схем комп'ютерної техніки;

створення за допомогою засобів алгебри логіки математичної моделі складних вузлів цифрової схемотехніки;

подання логічної функції різними способами та здійснення їх мінімізації;

проведення аналізу умов функціонування цифрових схем комп'ютерної техніки, а також здійснення синтезу цифрових схем із заданими властивостями в різних системах базисних функцій;

проведення розрахунків необхідних параметрів елементів комп'ютерної схемотехніки, використання в сумісній роботі базових логічних елементів різного типу логіки;

виконання розрахунків та моделювання цифрових електронних схем ЕОМ;

аналіз та синтез цифрових електронних пристроїв;

використання сучасних цифрових електронних елементів та пристроїв у ході проектування;

розроблення специфікації комп'ютерного обладнання, засобів зв'язку та обслуговування;

тестування й налагоджування апаратно-програмних засобів і комплексів систем автоматизації та управління.

*Засобами досягнення мети та рішення завдань **дисципліни** є:*

1. Стандарти ISO, IEEE, IEC, підручники, навчально-методичні посібники, технічна документація, що видані центральними видавництвами, а також розроблені на кафедрі ІС та видані у ХНЕУ ім. С. Кузнеця.

2. Навчально-матеріальна база, до складу якої входять: обчислювальний центр з комплексом мережного обладнання, персональні комп'ютери, автоматизовані навчаючі системи, комплект дидактичних матеріалів, що складається зі слайдів.

Об'єктом є типові схемотехнічні рішення, елементна база та архітектура сучасних комп'ютеризованих засобів оброблення інформації.

Предметом вивчення є принципи функціонування, вибору і практичної реалізації електронних та мікроелектронних вузлів, схем та елементів комп'ютерної схемотехніки та архітектури комп'ютерів, а також методи їх розрахунку, аналізу, синтезу та організації взаємодії.

Згідно з вимогами освітньо-професійної програми студенти повинні:

знати:

фізичні принципи роботи електронних аналогових та цифрових елементів і вузлів які складають основу побудови сучасної комп'ютерної техніки;

логічні основи цифрової техніки;

методи аналізу та розрахунку параметрів елементів схемотехніки комп'ютеризованих засобів;

методики аналізу умов функціонування цифрових та аналогових схем комп'ютерної техніки, а також порядок синтезу цифрових схем із заданими властивостями;

порядок оцінювання характеристик елементів та вузлів, виявлення та усунення несправностей в елементах та схемах комп'ютерної техніки;

основи комп'ютерної інженерії (комп'ютерну схемотехніку, архітектуру комп'ютерів, мікропроцесорні системи);

роль та місце комп'ютерної схемотехніки в задачах проектування комп'ютерних систем;

основні типи цифрових електронних пристроїв, їх роботу, параметри та характеристики, застосування;

методи застосування законів булевої алгебри для аналізу та синтезу цифрових електронних пристроїв;

комунікація:

донесення до фахівців і нефахівців ідей, проблем, рішень та власного досвіду в галузі професійної діяльності;

здатність ефективно формувати комунікаційну стратегію;

автономність і відповідальність:

відповідальність за обрану форму комунікаційних зв'язків;

здатність самостійно ухвалювати рішення щодо вибору вимог до параметрів, та вибору систем оплати;

здатність самостійно ухвалювати рішення щодо впровадження різних методів комутації;

здатність обирати стандартні мережеві протоколи;

здатність ухвалювати рішення щодо вибору оптимального захисту.

Структуру складових професійних компетентностей та їх формування відповідно до Національної рамки кваліфікацій України наведено в табл. А.1 додатка А.

На вивчення навчальної дисципліни відводиться 120 годин, 4,0 кредита ЄКТС.

Форми проведення занять: лекції, лабораторні заняття.

Форми контролю: поточний контроль – у формі поточних контрольних робіт та модульних контрольних робіт, у формі захисту лабораторних робіт. Підсумкова оцінка складається з результатів поточного контролю.

3. Інформаційний обсяг навчальної дисципліни

Змістовий модуль 1

Структури мікропроцесорних систем

Тема 1. Форми зображення інформації

1.1. Характеристики електричних сигналів

Поняття про комп'ютерну схемотехніку. Історія розвитку комп'ютерної схемотехніки. Класифікація комп'ютерних елементів. Основи теорії сигналів. Характеристики та параметри імпульсного сигналу. Форми імпульсних сигналів. Способи електричного відображення двійкових цифр і чисел. Імпульсний та потенціальний коди.

1.2. Логічні основи комп'ютерної схемотехніки

Поняття про цифровий автомат та логічну функцію. Набори логічної функції (одиничні, нульові, невизначені). Цифрові пристрої комбінаційного типу (без пам'яті), та цифрові пристрої з пам'яттю. Логічні функції та способи їх завдання. Одноходові та двоходові таблиці відповідності. Область визначення логічної функції.

Тема 2. Логічні основи побудови елементів

2.1. Логічні елементи

Елементарні логічні функції та відповідні їм логічні елементи. Принципи суперпозиції та функціональна повнота системи логічних функцій. Логічні функції Шефера (штрих Шефера) та Пірса (стрілка Пірса).

2.2. Математичні основи комп'ютерної схемотехніки

Аксиоми алгебри логіки. Правило де Моргана. Перетворення логічних функцій. Поняття про функціональну повноту логічних функцій. По-

дання логічних функцій за допомогою аналітичних виразів. Диз'юнктивна нормальна форма (ДНФ) та кон'юнктивна нормальна форма (КНФ) логічної функції. Поняття про досконалу ДНФ (ДДНФ) та досконалу КНФ (ДКНФ). Подання логічних функцій у ДДНФ та ДКНФ. Порядок перетворення логічних функцій з ДНФ до ДДНФ та з КНФ до ДКНФ.

2.3. Мінімізація логічних функцій за допомогою карт Карно та діаграм Вейча

Поняття про мінімізацію логічних функцій. Структура карти Карно та діаграми Вейча для логічних функцій трьох, чотирьох та п'яти змінних. Правила проведення контурів на карті Карно і діаграмі Вейча та відповідний запис їх аналітичним виразом. Особливості мінімізації неповністю визначеної логічної функції. Мінімізація логічних функцій поданих у ДНФ та КНФ. Алгоритм мінімізації логічних функцій за допомогою карт Карно та діаграм Вейча.

2.4. Алгебра логіки при аналізі та синтезі логічних функцій

Зміст задачі аналізу умов функціонування цифрових пристроїв. Алгоритм аналізу комбінаційних цифрових пристроїв. Оцінювання складності та швидкодії комбінаційних цифрових пристроїв. Характеристика перехідних процесів у цифрових пристроях. Основні задачі та послідовність синтезу цифрових пристроїв без пам'яті. Синтез комбінаційних цифрових пристроїв за допомогою різних функціональних базисів, а саме: І, ЧІ, НІ; штрих Шефера (І-НІ); стрілки Пірса (ЧІ-НІ). Синтез комбінаційних цифрових пристроїв в умовах обмежень за кількістю входів та спроможності навантаження логічних елементів.

Тема 3. Схемотехніка комбінаційних вузлів

3.1. Дешифратори та шифратори

Загальна характеристика типових комбінаційних пристроїв без пам'яті. Призначення, класифікація, умовне графічне позначення дешифраторів та шифраторів. Таблиця істинності дешифраторів та шифраторів. Принципи побудови та функціонування дешифраторів та шифраторів. Одноступеневі (прямокутні) і багатоступеневі (пірамідальні) дешифратори та шифратори. Синтез дешифраторів та шифраторів на основі інтегральних мікросхем малого ступеня інтеграції. Синтез логічних функцій на основі дешифраторів. Дешифратори та шифратори в інтегральному виконанні.

3.2. Мультиплектори та демупльтиплектори

Призначення, класифікація, умовне графічне позначення мультиплекторів та демупльтиплекторів. Таблиця істинності мультиплектора та демупльтиплектора. Принципи побудови та функціонування мультиплекторів та демупльтиплекторів. Область використання мультиплекторів та демупльтиплекторів. Мультиплектори як універсальний елемент. Мультиплектори та демупльтиплектори в інтегральному виконанні.

3.3. Комбінаційні суматори та кодоперетворювачі

Умови функціонування однорозрядного суматора та напівсуматора. Таблиця істинності однорозрядного суматора та напівсуматора. Методика побудови багаторозрядних суматорів. Кодоперетворювачі, їх призначення, класифікація та умовне графічне позначення. Принцип побудови та функціонування кодоперетворювачів. Кодоперетворювачі в інтегральному виконанні.

3.4. Програмовані логічні матриці (ПЛМ)

Загальна характеристика програмованих типів цифрових пристроїв. Призначення, класифікація, умовне графічне позначення ПЛМ. Розширення можливостей ПЛМ за числом входів, виходів та термів. Синтез комбінаційних пристроїв на ПЛМ.

Тема 4. Схемотехніка цифрових елементів

4.1. Поняття про цифрові елементи з пам'яттю

Загальна характеристика цифрових елементів з пам'яттю. Класифікація тригерів та умовне графічне позначення тригерів. Тригерна комірка. Тригерна система. Характеристика входів тригерної системи. Асинхронні та синхронні тригери. Способи управління тригерами. Асинхронні та синхронні RS-тригери. RS-тригери з інверсними входами. RS-тригери за схемою "M – S".

4.2. Одноходові тригери

D та DV-тригери. Таблиця станів та характеристичні рівняння D та DV-тригерів. T та TV тригери. Таблиця станів та характеристичні рівняння T та TV тригерів. T-тригер – як дільник частоти. Синхронний та асинхронний TV тригер. Несиметричні тригери.

4.3. Універсальні тригери

JK-тригер. Таблиця станів та характеристичне рівняння JK-тригера. JK-тригер в інтегральному виконанні. Організація D-тригера на базі

JK-тригера. Перетворення JK-тригера до синхронного та асинхронного T-тригера. Організація синхронного та асинхронного TV-тригера за допомогою JK-тригера.

4.4. Синтез тригерів із заданими умовами функціонування

Формалізація умов функціонування тригера за допомогою таблиці станів тригера. Побудова графу переходів тригера. Подання умов функціонування тригера за допомогою узагальненої таблиці переходів. Отримання функцій збудження тригера з урахуванням функцій збудження базового тригера. Мінімізація функцій збудження та реалізація цих функцій у заданому функціональному базисі. Побудова функціональної схеми тригера з заданими умовами функціонування та оцінювання його характеристик.

Тема 5. Схемотехніка цифрових вузлів

5.1. Регістри

Загальна характеристика цифрових пристроїв з пам'яттю. Регістри. Загальна характеристика та класифікація регістрів. Принципи побудови та функціонування регістрів. Способи запису інформації у регістри в паралельному та послідовному кодах. Організація запису паралельної інформації у регістр з попереднім "обнулінням" (в однофазному коді) та без попереднього "обнуління" (в парафазному коді).

5.2. Регістри зсуву

Організація зсуву інформації вправо або вліво в регістрах. Реверсивні регістри. Регістри в інтегральному виконанні. Виконання порозрядних логічних операцій на регістрах. Способи нарощування розрядності регістрів.

5.3. Лічильники імпульсів

Двійкові лічильники. Загальна характеристика та класифікація лічильників. Принципи побудови та функціонування двійкових лічильників. Способи побудови міжрозрядних ланцюгів в лічильниках. Лічильники з послідовним переносом. Лічильники з паралельним переносом. Лічильники що додають, лічильники що віднімають.

5.4. Дільники частоти імпульсів

Лічильники із заданим коефіцієнтом рахування. Лічильники в інтегральному виконанні. Організація ділення частоти імпульсів за допомогою двійкових лічильників. Двійково-десятковий лічильник. Способи нарощування розрядності лічильників.

Тема 6. Інтегровані системи елементів

6.1. Базовий логічний елемент транзисторно-транзисторної логіки (ТТЛ)

Параметри та характеристики інтегральних мікросхем. Маркування інтегральних мікросхем. Електрична схема та характеристика ТТЛ елемента з простим інвертором. Електрична схема та характеристика ТТЛ елемента зі складним інвертором. Призначення елементів та принцип функціонування ТТЛ елемента зі складним інвертором. Використання елементів ТТЛ під час побудови різних схем. Схеми з трьома станами та їх використання в каналах зв'язку комп'ютерів.

6.2. Базовий логічний елемент емітерно-зв'язної та інжекційної логіки

Електрична схема, призначення елементів та принцип функціонування базового логічного елемента емітерно-зв'язної логіки. Електрична схема, призначення елементів та принцип функціонування базового логічного елемента інжекційної логіки.

6.3. Базовий логічний елемент на основі польових транзисторів структури метал-діелектрик-провідник (МДП-транзистори)

Основні характеристики мікросхем КМДП структури. Логічні елементи КМДП. Електрична схема, призначення елементів та принцип функціонування базового логічного елемента КМДП логіки. Порівняльна характеристика базових логічних елементів різного типу логіки.

6.4. Програмовані логічні інтегральні схеми (ПЛІС)

Загальні відомості про ПЛІС. Класифікація ПЛІС. ПЛІС типу CPLD (*Complex Programmable Logic Devices*). ПЛІС типу FPGA (*Field Programmable Gate Array*). ПЛІС типу SOC (*System-on-Chip*). Проектування цифрових пристроїв на ПЛІС. Мови опису.

Тема 7. Схемотехніка аналогових вузлів

7.1. Перетворення аналогових сигналів на операційному підсилювачі

Основні параметри операційного підсилювача. Універсальні властивості операційного підсилювача. Підсилювач що інвертує та неінвертує. Підсилювач з диференціальним входом. Інвертуючий суматор. Неінвертуючий суматор. Інтегратор. Диференціатор. Логарифмічний та антилогарифмічний (експоненціальний) підсилювач. Аналоговий компаратор.

7.2. Перетворення аналогових сигналів у цифрові

Поняття про аналого-цифрове перетворення та цифро-аналогове перетворення. Характеристики аналого-цифрового та цифро-аналогового перетворення. Похибки перетворення.

7.3. Цифро-аналогові перетворювачі

Цифро-аналоговий перетворювач із додаванням струмів, принцип побудови, функціональна схема, переваги та недоліки. Цифро-аналоговий перетворювач на основі матриці резисторів $R - 2R$, принцип побудови, структурна схема.

7.4. Аналого-цифрові перетворювачі (АЦП)

АЦП послідовного рахування. Структурна схема циклічного АЦП послідовного рахування та часові діаграми вхідної напруги компаратора АЦП послідовного рахування. Структурна схема нециклічного АЦП та порядок його роботи. Принцип функціонування, структурна схема та часові діаграми роботи АЦП порозрядного кодування. Структурна схема та принцип функціонування АЦП паралельного перетворення. АЦП з подвійним інтегруванням. Області використання аналого-цифрових перетворювачів різних типів.

Тема 8. Схемотехніка обслуговуючих елементів

8.1. Генератори

Загальна характеристика генераторів. Генератори імпульсних сигналів. Автоколивальний мультівібратор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи автоколивального мультівібратора. Швидкодіючий автогенератор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи швидкодіючого автогенератора. Загальмований (очікуючий) мультівібратор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи загальмованого мультівібратора.

8.2. Мультівібратор на операційному підсилювачі

Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи мультівібратора на операційному підсилювачі. Схеми генераторів на операційному підсилювачі із змінними коефіцієнтами передачі ланцюга від'ємного зворотного зв'язку та позитивного зворотного зв'язку. Принцип функціонування,

призначення елементів схеми та часові діаграми роботи мультівібраторів на операційному підсилювачі із змінними коефіцієнтами передач ланцюгів зворотного зв'язку. Одновібратори в інтегральному виконанні.

8.3. Генератор напруги, що лінійно змінюється

Принцип формування напруги, що лінійно змінюється (пилкоподібної напруги). Параметри генераторів напруги, що лінійно змінюються. Генератор напруги, що лінійно змінюється на біполярному транзисторі. Генератор напруги, що лінійно змінюється з струмостабілізуючим транзистором. Генератор напруги що лінійно змінюється на операційному підсилювачі. Переваги та недоліки різних схем формування напруги, що лінійно змінюється.

8.4. Схеми формування та затримки імпульсних сигналів

Формування короткочасових імпульсів. Багатофункціональні елементи цифрових структур – умовне графічне зображення, принцип дії, електрична схема та часові діаграми роботи. Формування імпульсів за допомогою логічних елементів. Виділення одиночного імпульсу з послідовності імпульсів. Організація затримки імпульсних сигналів.

Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів

9.1. Джерела живлення

Класифікація, склад і основні параметри джерел вторинного електроживлення. Структурна схема джерела вторинного електроживлення, принцип роботи та призначення елементів. Імпульсні джерела живлення. Джерела безперебійного живлення типу "off-line", "line-interactive", "on-line" – переваги та недоліки.

9.2. Комбінаторні вузли

Організація виконання арифметичних операцій. Арифметико-логічний пристрій. Умовне графічне позначення, призначення входів та виходів арифметико-логічного пристрою. Функціональна залежність виходів арифметико-логічного пристрою від станів входів. Нарощування розрядності арифметико-логічного пристрою. Організація прискореного переносу у ході використання арифметико-логічного пристрою.

9.3. Таймер

Призначення та принцип функціонування інтервального таймеру. Однотактні та багатотактні таймери – структурні схеми, призначення елементів та принцип роботи. Інтегральний таймер.

9.4. Перспективи розвитку комп'ютерної схемотехніки

Перспективи підвищення швидкодії та зменшення енергії що споживається елементами комп'ютерної схемотехніки. Оптоелектронна та квантооптична комп'ютерна схемотехніка.

Змістовий модуль 2 Цифрові комп'ютери

Тема 10. Цифрові комп'ютери

10.1. Мікропроцесор та його архітектура

Основні поняття и характеристики архітектури мікропроцесорів.

10.2. Структура мікропроцесорної системи

Прямий доступ до пам'яті. Призначення і функції чипсету в мікропроцесорній системі. Принципи побудови схемного и мікропрограмного засобів управління. Схеми реалізації датчика сигналу, який належить до складу засобу управління.

10.3. Мікропрограма для управління арифметико-логічним засобом

Особливості реалізації арифметико-логічного обладнання комп'ютера.

Тема 11. Запам'ятовувальні пристрої

11.1. Основні характеристики запам'ятовувальних пристроїв (ЗП)

Їх класифікація. Ієрархічна побудова запам'ятовувальних пристроїв сучасних ЕОМ, побудова ЗП заданої організації на БІС ЗП різного типу.

11.2. Питання, пов'язані з розподілом пам'яті, організацією віртуальної пам'яті на основі сторінкового розподілу, а також сегментно-сторінкова вистава пам'яті в персональній ЕОМ і методи скорочення часу адресного перетворення

11.3. Скорочення втрат часу під час використання сегментно-сторінкової організації пам'яті в персональній ЕОМ

11.4. Захист пам'яті в мультипрограмних ЕОМ

Тема 12. Процесори

12.1. Взаємодія основних вузлів і обладнань персонального комп'ютера під час автоматичного виконання команди. Архітектура 32-рядного мікропроцесора

12.2. Режими адресації 16-розрядного мікропроцесора Intel-8086 і їх зв'язок з форматами команд, а також формати й особливості реалізації команд переходів

12.3. Практичні питання, пов'язані з машинною виставою команд різних форматів і з різними режимами адресації операндів, з дизасемблюванням команд, з оцінюванням впливу структури програми на час її виконання

Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи

13.1. Суперкомп'ютери, основні поняття та характеристики

Високопродуктивні многоядерні процесори для вбудованих додатків. Графічний процесор G80. Прийоми і технології програмування многоядерних процесорів.

13.2. Паралельні структури обчислювальних систем

Трансп'ютерні технології й способи міжпроцесорного обміну даними. Основна ідея застосування мікропроцесорної ВР як зовнішнього обладнання персонального комп'ютера або робочої станції. Об'єднання обчислювального ресурсу багатопроцесорної системи в єдине вирішальне поле для його оптимізованого спільного використання. Класифікація способів розпаралелювання.

13.4. Паралельне оброблення стека та статичне розпаралелювання в обчислювальному полі

13.5. Розпаралелювання в обчислювальних системах на рівні виконуючих пристроїв. Апаратна підтримка мови користувача – основна концепція мультипроцесорних систем

Тема 14. Універсальні мікропроцесори

14.1. Регістрова структура універсального мікропроцесора

14.2. Структура і особливості архітектури мікропроцесора Pentium 4. Основні напрями розвитку MMX-технології

14.3. Основні напрями розвитку архітектури універсальних мікропроцесорів. Архітектура мікропроцесора Itanium

Тема 15. Схеми підтримки МП на системних платах

15.1. Системна архітектура POWER, особливості і характеристики ядра POWER5, однопотоківий та многопотоківий режимів його роботи

15.2. Основні концепції технології віртуалізації (POWER), розгляд фізичних і логічних розділів POWER, механізмів їх використання, огляд технології мікророзділів, компоненти POWER Hypervisor, його функції, огляд Virtual I/O сервера, архітектури VSCSI сервера й клієнта, віртуальних обладнань, а також таких технологій, як: Virtual LAN, Virtual Ethernet і Shared Ethernet Adapter

15.3. Технології IBM Capacity on Demand, розгляд програм Reserve Capacity on Demand, On/Off Capacity on Demand, Trial Capacity on Demand, а також механізмів рішення з відновлення після катастрофи pSeries Capacity BackUp

Тема 16. Структури мікропроцесорних систем

16.1. Компоненти і функції архітектури HACMP

Фізичні та логічні компоненти HACMP. Компоненти топології кластера. Компоненти високої надійності в AIX. Основні функції HACMP. Типові конфігурації кластерів.

16.2. Дискава і мережева підсистеми архітектури HACMP

Часткове і розділяємо дискове пространство. Діагностування збоїв.

16.3. Архітектура ОС AIX, файлова й інші підсистеми

Програмне забезпечення ОС AIX. Оптимізація й зменшення витрат на ІТ-Ресурси підприємства за рахунок розв'язань на базі pSeries/AIX.

Тема 17. RISC-процесори

17.1. Мікропроцесори с RISC-архітектурою. Конвеєрний принцип оброблення інформації

17.2. Многопроцесорні та многомашині обчислювальні системи. Система, яка побудована за технологією NUMA. Системи обчислень з масовим паралелізмом (MPP). Трансп'ютери

17.3. Процесори цифрового оброблення сигналів. Сигнальні мікропроцесори. Універсальні мікропроцесори з EPIC-архітектурою

4. Структура навчальної дисципліни

При вивченні дисципліни студент має ознайомитися з програмою дисципліни, її структурою, формами та методами навчання, видами та методами контролю знань.

Тематичний план навчальної дисципліни складається з двох змістових модулів. Вони охоплюють вивчення в лекційному курсі теоретичних основ електронних та мікроелектронних вузлів, схем та елементів комп'ютерної схемотехніки та архітектури комп'ютерів. Доповнюється це лабораторними заняттями, метою яких є ознайомлення з методами досліджень і характеристиками типових елементів.

Навчальний процес здійснюється у таких формах: лекційні та лабораторні заняття, самостійна робота студента. Структура залікового кредиту навчальної дисципліни наведена у табл. 4.1.

Таблиця 4.1

Структура залікового кредиту навчальної дисципліни

Тема	Кількість годин		
	Лекції	Лабораторні заняття	Самостійна робота
Змістовний модуль 1. Структури мікропроцесорних систем			
<i>Тема 1.</i> Форми зображення інформації	2	–	4
<i>Тема 2.</i> Логічні основи побудови елементів	2	2	4
<i>Тема 3.</i> Схемотехніка комбінаційних вузлів	2	2	4
<i>Тема 4.</i> Схемотехніка цифрових елементів	2	2	4
<i>Тема 5.</i> Схемотехніка цифрових вузлів	2	4	4
<i>Тема 6.</i> Інтегровані системи елементів	2	2	4
<i>Тема 7.</i> Схемотехніка аналогових вузлів	1	2	4
<i>Тема 8.</i> Схемотехніка обслуговуючих елементів	1	2	1
<i>Тема 9.</i> Джерела живлення. Схемотехніка комбінаторних вузлів	1	–	1
Разом годин за змістовним модулем	15	16	30
Змістовний модуль 2. Цифрові комп'ютери			
<i>Тема 10.</i> Цифрові комп'ютери	2	2	4
<i>Тема 11.</i> Запам'ятовуючі пристрої	2	4	4
<i>Тема 12.</i> Процесори	2	4	4
<i>Тема 13.</i> Суперкомп'ютери. Паралельні обчислювальні системи	2	–	4
<i>Тема 14.</i> Універсальні мікропроцесори	2	4	4
<i>Тема 15.</i> Схеми підтримки МП на системних платах	2	–	4
<i>Тема 16.</i> Структури мікропроцесорних систем	2	–	4
<i>Тема 17.</i> RISC-процесори	1	–	2
Разом годин за змістовним модулем	15	14	30
Всього годин	30	30	60

5. Теми лабораторних занять

Лабораторні заняття – це організаційна форма навчального заняття, на якому студент під керівництвом викладача особисто проводить натурні або імітаційні експерименти чи досліди з метою практичного підтвердження окремих теоретичних положень даної навчальної дисципліни, набуває практичних навичок роботи з лабораторним устаткуванням, обладнанням, обчислювальною технікою, вимірювальною апаратурою, методикою експериментальних досліджень у конкретній предметній галузі.

Лабораторне заняття проводиться зі студентами, кількість яких не перевищує половини академічної групи.

Лабораторне заняття передбачає проведення поточного контролю підготовленості студентів до виконання конкретної лабораторної роботи, виконання завдань теми заняття, оформлення індивідуального звіту з виконаної роботи та його захист перед викладачем.

На лабораторних заняттях особлива увага приділяється прикладній спрямованості матеріалу з метою вироблення у студентів навичок самостійного інженерного мислення, уміння вирішувати завдання аналізу та синтезу основних пристроїв та ПК у цілому, та алгоритмів їх функціонування.

На лабораторних заняттях студенти самостійно практично навчаються проводити елементи цифрових схем, що необхідно для засвоєння теоретичних знань та практичних засобів рішення типових завдань, котрі можуть вирішуватися ними в подальшій діяльності за спеціальністю.

У кінці кожного заняття студенту надаються рекомендації до самостійної роботи над темами дисципліни з метою поглибленого вивчення теоретичного матеріалу дисципліни з використанням основної та додаткової літератури, що рекомендована на лекціях. При цьому цілі повинні бути щільно зв'язані з практичними завданнями підготовки студента як фахівця.

Лабораторні заняття служать відбиткам принципів певних наукових шкіл, які були започатковані в університеті. Під час їх проведення відбувається активний процес формування фахівця, поглиблюються, поширюються і конкретизуються знання, одержані на лекціях і в ході самостійної роботи.

Оскільки лабораторні заняття проводяться у складі навчальної групи, яка об'єднує студентів з однаковою спеціальністю і спеціалізацією підготовки, то під час цього процесу вдається глибше пов'язати теорію

з практикою у контексті майбутньої професійної діяльності фахівця і тим самим успішно реалізувати суб'єктно-діяльнісний підхід у навчанні.

Для успішної реалізації призначення і ролі лабораторних занять у структурі навчальної дисципліни і всього процесу навчання, їх підготовка і проведення повинні відповідати низці вимог. Вимоги розподіляються на загальні – для лабораторних занять і специфічні – для обмеженої групи або циклу дисциплін.

До загальних вимог відносять:

1. Зміст лабораторного заняття повинен бути тісно пов'язаний з лекціями та самостійною роботою студентів. Лабораторне заняття повинно бути логічним розвитком лекції. Одночасно воно може готувати студентів до поміркованого виконання практичних робіт. На лабораторних заняттях допустимо і доцільно доповнювати знання студентів новою інформацією з часткових проблем і питань прикладного характеру.

Зміст і методика проведення заняття повинні розроблятися неодмінно за участю лектора та під його керівництвом. Необхідно, щоб лектор особисто проводив лабораторні заняття хоча б в одній навчальній групі, а викладачі, які проводять ці заняття, систематично відвідували лекції з дисципліни.

2. Лабораторне заняття повинно реалізовувати суб'єктно-діяльнісний (контекстний) підхід у навчанні, забезпечувати навчання в контексті з майбутньою професійною діяльністю випускників університету. Тому формулювання винесених на заняття проблемних питань та умови задач для кожної навчальної групи одного потоку можуть різнитися, залежно від спеціальності (спеціалізації) підготовки студентів.

Лектор потоку і викладачі, які проводять лабораторні заняття, повинні знати зміст навчальних дисциплін, які вони забезпечують своєю дисципліною, а в багатьох випадках – принципи побудови, основи застосування механізмів і протоколів забезпечення захисту інформації в ІС за спеціальністю (спеціалізацією) підготовки студентів.

3. Методика проведення лабораторного заняття і його зміст повинні опиратися на знання, які набуті студентами в результаті відпрацювання лекцій і рекомендованої літератури за темою заняття. На початку заняття або в ході його проведення рівень засвоєння цих знань контролюється викладачем. У разі необхідності викладач повинен корегувати, уточнювати та поглиблювати знання студентів.

4. Основою лабораторного заняття має бути індивідуальна самостійна робота студентів під керівництвом викладача у поєднанні з колективним обговоренням проблемних питань, відпрацюванням шляхів і методики розв'язання поставлених задач. Для підвищення ефективності індивідуальної роботи студентів, розвитку їх самостійності, доцільно передбачати і використовувати можливість соціальної стимуляції з боку одногрупників, створюючи таким чином обстановку відповідальної залежності кожного від колективу.

Специфічні вимоги до лабораторних занять характеризуються таким чином.

Професійна спрямованість лабораторних занять з *природничо-наукових дисциплін* повинна виявлятися, здебільшого, у тому, щоб зміст кожного заняття був орієнтований на засвоєння студентами знань і набуття умінь, необхідних для вивчення професійно-орієнтованих та спеціальних дисциплін зі спеціальності (спеціалізації).

При визначенні цільових настанов і змісту лабораторних занять з *професійно-орієнтованих дисциплін* поряд із забезпеченням внутрішніх потреб цих дисциплін, слід звертати особливу увагу на необхідність формування у студентів певних умінь, які наведені в освітньо-кваліфікаційній характеристиці випускника університету і забезпечуються дисципліною, що вивчається. Передбачати також формування певних знань і умінь, необхідних для засвоєння відповідних спеціальних дисциплін. Зміст лабораторного заняття повинен визначатись диференційовано для кожної навчальної групи з урахуванням спеціальності (спеціалізації) підготовки студентів у групі та їх майбутньої професійної діяльності. Разом із тим, зміст повинен забезпечувати виконання загальних задач, які визначаються єдиним для всіх груп потоку напрямом підготовки.

Структура лабораторних занять може бути різноманітною залежно від характеру дисциплін та курсу навчання. Тому стосовно структури можна дати тільки загальні рекомендації.

Кожне заняття повинно починатися зі вступу, у якому оголошується тема, цільова настанова і план проведення заняття. Визначається місце заняття у навчальному процесі, називаються питання, які повинні бути засвоєні студентами при підготовці до заняття.

В основній частині заняття колективне обговорення проблем, задач і питань поєднується з індивідуальною практичною роботою студентів.

Виконання лабораторної роботи оцінюється викладачем. Підсумкова оцінка виставляється в журналі обліку виконання лабораторних робіт. Підсумкові оцінки, отримані студентом за виконання лабораторних робіт, враховуються при виставленні семестрової підсумкової оцінки з даної навчальної дисципліни. Підсумкові оцінки за кожне лабораторне заняття вносяться у відповідний журнал. Отримані студентом оцінки за окремі лабораторні заняття враховуються під час визначення поточної модульної оцінки з даної навчальної дисципліни (практичний модульний контроль).

Перелік тем лабораторних занять наведений у табл. 5.1.

Таблиця 5.1

Теми лабораторних занять

№ п/п	Теми лабораторних занять	Кількість годин
Змістовий модуль 1. Структури мікропроцесорних систем		
1	Дослідження способів завдання логічних функцій	2
2	Мінімізація логічних функцій за допомогою карт Карно	2
3	Аналіз комбінаційних цифрових пристроїв	2
4	Синтез асинхронних тригерів	4
5	Дослідження властивостей регістрів	2
6	Дослідження властивостей лічильників імпульсів	2
7	Дослідження властивостей операційних підсилювачів	2
Змістовий модуль 2. Цифрові комп'ютери		
8	Програмні засоби дослідження програмно-апаратної конфігурації сучасного ПК	2
9	Вивчення характеристик сучасних процесорів	4
10	Вивчення характеристик системної пам'яті і підсистеми кеш сучасних ПК. Основні характеристики материнської плати	4
11	Дослідження показників продуктивності накопичувачів на жорстких дисках. Вивчення характеристик сучасних накопичувачів CD/DVD-ROM	4

Звіт з лабораторного заняття згідно, з нормативними актами, повинен виконавцем захищатися. Форму проведення захисту лабораторної роботи обирає викладач.

6. Самостійна робота студента

Необхідним елементом успішного засвоєння навчального матеріалу дисципліни є самостійна робота студентів з вітчизняною та закордонною спеціальною технічною літературою, стандартами з питань захисту інформації в інформаційних системах. Самостійна робота студента є основним засобом оволодіння навчальним матеріалом у час, вільний від навчальних занять.

Навчальний час, відведений для самостійної роботи студента, регламентується робочим навчальним планом і повинен становити не менше 1/3 та не більше 2/3 загального обсягу навчального часу студента, відведеного для вивчення конкретної дисципліни, відповідно до методичних рекомендацій щодо запровадження Європейської кредитно-трансферної системи та її ключових документів у вищих навчальних закладах (Лист МОН України № № 1/9-119 від 26.02.2010 р.).

Зміст самостійної роботи студента над конкретною дисципліною визначається навчальною програмою дисципліни, методичними матеріалами, завданнями та вказівками викладача.

Самостійна робота студента забезпечується системою навчально-методичних засобів, передбачених для вивчення конкретної навчальної дисципліни: підручник, навчальні та методичні посібники, конспект лекцій викладача, практикум тощо.

Методичні матеріали для самостійної роботи студентів повинні передбачати можливість проведення самоконтролю з боку студента.

Для самостійної роботи студенту також рекомендується відповідна наукова та фахова монографічна і періодична література.

Самостійна робота студента над засвоєнням навчального матеріалу з конкретної дисципліни може виконуватися у бібліотеці вищого навчального закладу, навчальних кабінетах, комп'ютерних класах (лабораторіях), а також у домашніх умовах.

У необхідних випадках ця робота проводиться відповідно до заздалегідь складеного графіка, що гарантує можливість індивідуального доступу студента до потрібних дидактичних засобів. Графік доводиться до відома студентів на початку поточного семестру.

Під час організації самостійної роботи студентів з використанням складного обладнання чи устаткування, складних систем доступу до інформації (наприклад, комп'ютерних баз даних, систем автоматизованого

проектування тощо) передбачається можливість отримання необхідної консультації або допомоги з боку фахівця.

Навчальний матеріал навчальної дисципліни, передбачений робочим навчальним планом для засвоєння студентом у процесі самостійної роботи, виноситься на підсумковий контроль поряд з навчальним матеріалом, який опрацьовувався у процесі проведення навчальних занять.

Основні види самостійної роботи, які запропоновані студентам:

1. Вивчення лекційного матеріалу.
2. Робота з вивчення рекомендованої літератури.
3. Вивчення основних термінів та понять з основ побудови комп'ютерної схемотехніки та архітектури комп'ютерів.
4. Підготовка до лабораторних занять, робота в малих групах.
5. Підготовка до підсумкового контролю.
6. Контрольна перевірка у кожного студента особистих знань за питаннями для самостійного поглибленого вивчення та самоконтролю.

Самостійна робота студентів проводиться з метою:

відпрацювання та засвоєння навчального матеріалу, закріплення та поглиблення знань, умінь та навичок, що одержані на усіх видах навчальних занять;

виконання навчальних завдань, курсових і дипломних робіт та проєктів;

підготовки до майбутніх занять, заліків та екзаменів;

формування у студентів культури розумової праці, самостійності та ініціативи у пошуку та набутті знань.

Без систематичної, безперервної самостійної роботи студентів протягом усього періоду навчання неможливе засвоєння ними програмного матеріалу. Самостійну роботу студентів забезпечують:

плануюча, організаційна і контролююча діяльність керівництва університету, навчального відділу, керівництва факультетів та кураторів;

методичне керівництво професорсько-викладацького складу;

організованість, дисциплінованість і сумлінне ставлення до навчання кожного студента;

наявність підручників і навчальних посібників з навчальних дисциплін та їх якість;

використання для самостійної роботи студентів обладнаних читальних залів, лабораторій, класів, спеціальних аудиторій;

рівномірний розподіл навчального навантаження на тиждень, місяць, семестр.

Відрив студентів від самостійної підготовки на заходи, не передбачені планами, категорично забороняється. Планування самостійної роботи здійснюється кожним студентом.

6.1. Питання для самостійного опрацювання

Змістовий модуль 1

Структури мікропроцесорних систем

Тема 1. Форми зображення інформації

1. Роль вітчизняних вчених у розвитку комп'ютерної схемотехніки.
2. Загальні відомості про радіотехнічні сигнали.
3. Основні властивості ряду Фур'є.
4. Спектральне зображення періодичних сигналів рядами Фур'є.
5. Спектральне зображення неперіодичних сигналів рядами Фур'є.
6. Основні властивості перетворення Фур'є.
7. Основи методів аналізу електричних ланцюгів.
8. Параметри реальних імпульсних сигналів.

Література: [1 – 4; 8].

Тема 2. Логічні основи побудови елементів

1. Поняття про математичний опис цифрового автомата.
2. Двійкова система числення.
3. Структури цифрових автоматів з пам'яттю (автомати Мілі та автомати Мура).
4. Структури цифрових автоматів з жорсткою та гнучкою логікою.
5. Графічний спосіб завдання логічних функцій.
6. Поняття про імпліканти та імпліценти логічної функції.
7. Логічні функції двох змінних.
8. Аналіз перехідних процесів у цифрових пристроях.
9. Мінімальні диз'юнктивні та кон'юнктивні форми подання логічних функцій.
10. Мінімізації не повністю визначеної логічної функції за допомогою діаграми Вейча.

Література: [1 – 4; 7; 10].

Тема 3. Схемотехніка комбінаційних вузлів

1. Реалізація дешифраторів та шифраторів за допомогою інтегральних схем малого ступеня інтеграції у різних функціональних базисах.
2. Цифрові компаратори двійкових кодів.
3. Визначення характеристик дешифраторів та шифраторів, що побудовані за різними принципами оброблення сигналів.
4. Мажоритарні пристрої.
5. Аналіз існуючих принципів побудови дешифраторів та шифраторів.
6. Реалізація мультиплексорів та демультимплексорів за допомогою інтегральних схем малого ступеня інтеграції у різних функціональних базисах.
7. Пристрої контролю на парність та на непарність.
8. Багатофункціональні пристрої.
9. Інтегральні мікросхеми з програмованою структурою.
10. Синтез логічних функцій за допомогою мультиплексорів.

Література: [1 – 6; 10; 12].

Тема 4. Схемотехніка цифрових елементів

1. Синтез RS-тригера та RS-тригера з інверсними входами.
2. R-, S- та E-тригери, принципи побудови та функціонування.
3. Подання станів переходів тригерів за допомогою графів.
4. Двоступеневі тригери.
5. Тригер Шмітта.
6. Тригери в інтегральному виконанні.
7. Універсальні тригери.
8. Синтез тригерів із заданим законом функціонування та оцінка його характеристик.

Література: [1 – 6; 8].

Тема 5. Схемотехніка цифрових вузлів

1. Організація міжрозрядних зв'язків регістрів.
2. Виконання порозрядних логічних операцій на регістрах.
3. Нарощування розрядності регістрів.
4. Регістри в інтегральному виконанні.
5. Способи побудови міжрозрядних ланцюгів переносу в лічильниках (послідовний, паралельний, наскрізний та груповий).

6. Двійково-десятковий лічильник.
7. Організація ділення частоти імпульсів за допомогою лічильників.
8. Кільцевий лічильник.
9. Лічильник Джозефсона.
10. Лічильники в інтегральному виконанні.

Література: [1 – 6; 11; 12].

Тема 6. Інтегровані системи елементів

1. Розрахунок параметрів базового логічного елемента транзисторно-транзисторної логіки із складним інвертором.
2. Мікросхеми з відкритим колектором.
3. Логічні елементи транзисторно-транзисторної логіки з трьома вихідними станами.
4. Інвертор та двонаправлений ключ на польових транзисторах.
5. Інвертор комплементарної МДП логіки з трьома вихідними станами.
6. Правила використання мікросхем комплементарної МДП логіки.

Література: [1 – 6; 10; 12].

Тема 7. Схемотехніка аналогових вузлів

1. Диференціальний каскад операційного підсилювача.
2. Схема складання-віднімання на операційному підсилювачі.
3. Неінвертуючий суматор на операційному підсилювачі.
4. Антілогарифмічний (експоненціальний) підсилювач.
5. Принцип побудови фільтра сигналів за допомогою операційного підсилювача.
6. Похибки аналого-цифрового перетворення.
7. Теорема Котельникова.
8. Області використання аналого-цифрових та цифро-аналогових перетворювачів.

Література: [1 – 7; 9; 12].

Тема 8. Схемотехніка обслуговуючих елементів

1. Автоколивальний мультивібратор на транзисторах.
2. Розрахунок параметрів транзисторного автоколивального мультивібратора.

3. Автоколивальний мультівібратор на інверторах транзисторно-транзисторної логіки.

4. Автоколивальний мультівібратор на операційному підсилювачі з позитивним зворотним зв'язком.

5. Вплив параметрів елементів схеми автоколивального мультівібратора на характеристики імпульсів.

6. Вплив елементів схеми генераторів напруги що лінійно змінюється на параметри вихідного сигналу.

7. Багатофункціональні елементи типових базисних логік.

8. Підвищення швидкодії роботи загальмованого мультівібратора.

9. Області використання генераторів напруги що лінійно змінюються.

Література: [1 – 6; 8; 12].

Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів

1. Види завад системи електроживлення.

2. Випрямлячі змінного струму (однонапівперіодичні та двонапівперіодичні).

3. Згладжуючі фільтри.

4. Імпульсні стабілізатори напруги.

5. Компенсаційні стабілізатори напруги.

6. Помножувачі напруги.

7. Принцип функціонування арифметико-логічного пристрою.

8. Додаткові пристрої, що здатні прискорити роботу арифметико-логічного пристрою.

9. Таймери в інтегральному виконанні.

10. Перспективи розвитку комп'ютерної схемотехніки.

11. Молекулярна електроніка. Біоніка.

Література: [1 – 6; 11; 12].

Змістовий модуль 2

Цифрові комп'ютери

Тема 10. Цифрові комп'ютери

1. Структура мікропроцесорної системи.

2. Прямий доступ до пам'яті. Призначення і функції чипсету в мікропроцесорній системі.

3. Принципи побудови схемного та мікропрограмного засобів управління.

4. Схеми реалізації датчика сигналу, який входить до складу засобу управління.

5. Особливості реалізації арифметико-логічного обладнання комп'ютера на прикладі проектування АЛУ для множення чисел з фіксованою комою, заданих у прямому коді,

6. Особливості реалізації арифметико-логічного обладнання комп'ютера на прикладі проектування АЛУ для множення чисел зі старших розрядів множника.

Література: [5 – 7; 12].

Тема 11. Запам'ятовувальні пристрої

1. Ієрархічна побудова запам'ятовувальних пристроїв сучасних ЕОМ.

2. Побудова запам'ятовувальних пристроїв заданої організації на БІС ЗП різного типу.

3. Розподіл та організація віртуальної пам'яті на основі сторінкового розподілу.

4. Скорочення втрат часу при використанні сегментно-сторінкової організації пам'яті в персональній ЕОМ.

5. Захист пам'яті в мультипрограмних ЕОМ.

Література: [5 – 7; 11; 12].

Тема 12. Процесори

1. Архітектура 32-розрядного мікропроцесора.

2. Режими адресації 16-розрядного мікропроцесора Intel-8086.

3. Особливості реалізації команд переходів 16-розрядного мікропроцесора Intel-8086.

3. Машинне подання команд різних форматів.

4. Взаємодія основних вузлів і обладнання персонального комп'ютера під час автоматичного виконання команди.

5. Конфлікти в конвеєрі й способи мінімізації їх впливу на продуктивність процесора.

Література: [5 – 7; 9; 12].

Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи

1. Антимашина з поточним забезпеченням.
2. Паралельні структури обчислювальних систем.
3. Трансп'ютери технології й способи міжпроцесорного обміну даними.
4. Автоматичне розпаралелювання (*implicit parallelism*) для багато-ядерних архітектур.
5. Модель відвантаження функцій (*function offload model*).
6. Модель прискорення обчислень (*computational acceleration*).
7. Поточкові моделі (*streaming models*).
8. Модель мультипроцесора з поділюваною пам'яттю (*shared-memory multiprocessor model*).
9. Модель асиметричних потоків (*asymmetric thread runtime model*).
10. Спеціалізовані бібліотеки.

Література: [5 – 7; 9; 12].

Тема 14. Універсальні мікропроцесори

1. Спеціалізовані процесори (*Application-Specific Standard Processor*).
2. Конфігуруємі процесори (*Configurable Processor*).
3. Динамічні реконфігуруємі процесори (*Dynamically Reconfigurable Processor*).
4. Процесори Tile-64/64Pro.
5. Технологія *Multicore Hardwall*.
6. Сімейство процесорів Tile-Gx.
7. Архітектура процесора CSX700.
8. Спеціалізоване середовище програмування – CUDA (*Compute Unified Device Architecture*).
9. Архітектура *Larrabee*.
10. Архітектура ATAC.
11. Мультиядерні процесори ARM-архітектури.
12. Мультиядерні процесори на базі MIPS-сумісних ядер.
13. Хронологія процесорів AMD.

Література: [5 – 7; 12].

Тема 15. Схеми підтримки МП на системних платах

1. Системна архітектура *POWER*.
2. Особливості і характеристики ядра *POWER5*.

3. Фізичні розділи (*Physical partitioning, PPAR*).
4. Основні концепції технології віртуалізації (*POWER*).
5. Компоненти і функції *POWER Hypervisor*.
6. Архітектури *VSCSI* сервера й клієнта.
7. Технологія *Virtual LAN*.
8. Технологія *Virtual Ethernet*.
9. Технологія *Shared Ethernet Adapter*.
10. Технології *IBM Capacity on Demand*.
11. Програма *Reserve Capacity on Demand*.
12. Програма *On/Off Capacity on Demand*.
13. Програма *Trial Capacity on Demand*.
14. Механізми рішення з відновлення після катастрофи *pSeries Capacity BackUp*.

Література: [5 – 7; 11; 12].

Тема 16. Структури мікропроцесорних систем

1. Компоненти і функції архітектури *HACMP*.
2. Фізичні та логічні компоненти *HACMP*.
3. Компоненти топології кластера.
4. Компоненти високої надійності в *AIX*.
5. Основні функції *HACMP*. Типові конфігурації кластерів.
6. Дискова і мережева підсистеми архітектури *HACMP*.
7. Архітектура ОС *AIX*, файлова й інші підсистеми.
8. Програмне забезпечення ОС *AIX*.
9. Оптимізація й зменшення витрат на ІТ-ресурси підприємства за рахунок розв'язань на базі *pSeries/AIX*.

Література: [5 – 7; 8; 10].

Тема 17. RISC-процесори

1. Мікропроцесори с RISC-архітектурою.
2. Конвеєрний принцип оброблення інформації.
3. Многопроцесорні та багатомашинні обчислювальні системи.
4. Система, яка побудована за технологією NUMA.
5. Системи обчислень з масовим паралелізмом (MPP).
6. Трансп'ютери.
7. Процесори цифрового оброблення сигналів.

8. Сигнальні мікропроцесори.
 9. Універсальні мікропроцесори з EPIC-архітектурою.
- Література:** [5 – 7; 11; 12].

6.2. Контрольні запитання для самодіагностики

Змістовий модуль 1 Структури мікропроцесорних систем

Тема 1. Форми зображення інформації

1. Дати визначення спектрального зображення сигналу.
2. Чим відрізняються спектри періодичних та неперіодичних сигналів? Обґрунтуйте відповідь.
3. Пояснити сутність диференціювання вхідних сигналів за допомогою RC-ланцюгів.

Література: основна: [1 – 6]; додаткова: [7 – 9; 12].

Тема 2. Логічні основи побудови елементів

1. Дати характеристику логічній функції та логічній змінній. Дати визначення терміну "задати логічну функцію"?
2. Яке співвідношення пов'язує кількість двійкових змінних логічної функції і число різних наборів, що можна отримати за допомогою цих двійкових змінних?
3. Як залежить число різних логічних функцій від числа логічних змінних?
4. Дати характеристику основним способам завдання логічних функцій.
5. Дати визначення та характеристику логічним функціям однієї змінної.
6. Дати визначення та характеристику основним логічним функціям двох змінних.
7. Назвати основні аксіоми алгебри логіки.
8. Подати логічну функцію $F(x_4, x_3, x_2, x_1) = x_4 \overline{x_3} \overline{x_2} \overline{x_1}$ в мовній, табличній, цифровій, а також в досконалій диз'юнктивній та кон'юнктивній нормальній формах.

9. Доказати за допомогою аксіом алгебри логіки справедливість співвідношень:

$$\overline{x_3 \wedge x_2 \wedge x_1} \vee x_1 = x_1,$$

$$x_1(x_3 \wedge \overline{x_2} \wedge x_1) = x_1.$$

10. Дати визначення диз'юнктивної (кон'юнктивної) нормальної форми логічної функції.

11. Дати визначення досконалої диз'юнктивної (кон'юнктивної) нормальної форми логічної функції.

12. Отримати досконалу диз'юнктивну нормальну форму логічної функції $F(x_4x_3x_2x_1) = \overline{\overline{x_4x_1} \vee x_3 \vee x_2 \vee x_3x_2}$.

13. Пояснити сутність мінімізації логічної функції за допомогою карт Карно та діаграм Вейча.

14. Дати визначення карті Карно та пояснити принцип побудови карти Карно для функції трьох (чотирьох) змінних.

15. У чому полягає особливість мінімізації не повністю визначеної логічної функції?

16. Логічна функція чотирьох змінних задана номерами одиничних (0, 3, 5, 7) та нульових (1, 2, 4, 10, 12, 13, 15) наборів. За допомогою карт Карно визначити мінімальну диз'юнктивну та кон'юнктивну нормальну форму логічної функції.

Література: основна: [1 – 6]; додаткова: [7 – 9].

Тема 3. Схемотехніка комбінаційних вузлів

1. Дати визначення та пояснити принцип роботи дешифратора.

2. Дати характеристику одноступеневому (прямокутному), багатовступеневому та пірамідальному дешифратору.

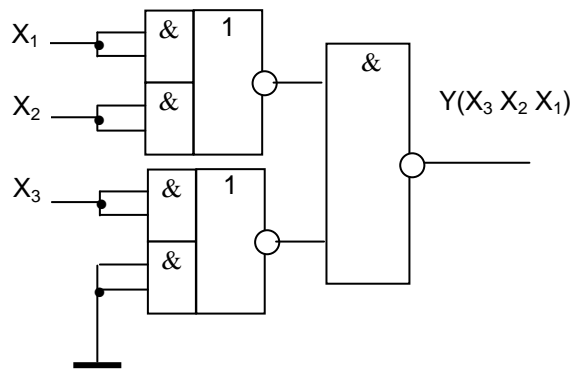
3. Яким чином кількість входів шифратора пов'язана з кількістю його виходів?

4. Дати визначення та пояснити принцип роботи мультиплексора та демультимплексора.

5. Пояснити принцип синтезу комбінаційних цифрових пристроїв на мультиплексорі.

6. Реалізувати логічну функцію $F(x_4x_3x_2x_1) = \overline{\overline{x_3x_2x_4} \vee x_2x_1}$ на мультиплексорі, який має три адресних входи.

7. Реалізувати логічну функцію $Y(X_3X_2X_1)$ на двохвходовому мультиплексорі.

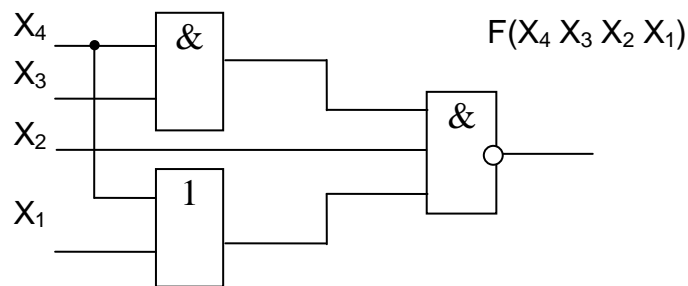


8. Дати визначення комбінаційному суматору та пояснити принцип його функціонування.

9. Привести логічну структуру напівсуматору та його таблицю істинності.

10. Пояснити порядок нарощування розрядності суматорів.

11. Розробити схему цифрового пристрою на логічних матрицях, що програмуються.



12. Пояснити порядок побудови та функціонування цифрових кодоперетворювачів.

Література: основна: [1 – 6]; додаткова: [7 – 9].

Тема 4. Схемотехніка цифрових елементів

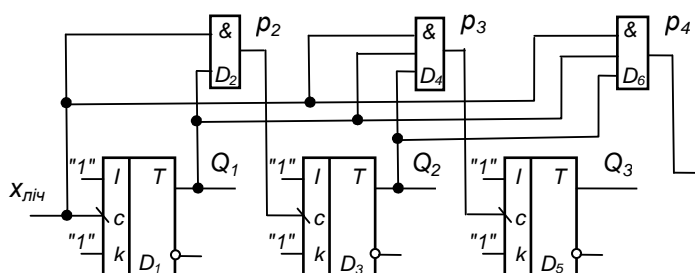
1. Дати визначення тригерної комірки та тригерної системи.
2. Привести класифікацію тригерів.
3. Розкрити сутність способів управління тригерами (тригери з статичним та динамічним управлінням).
4. Пояснити порядок опису функціонування тригерів за допомогою таблиць.
5. Двоступеневий тригер – призначення та принцип функціонування.
6. Асинхронні та синхронні RS-тригери. Принцип побудови та функціонування.

7. JK- тригери. Принцип побудови та функціонування.
8. Одновходові тригери (D-тригер, T-тригер) – часові діаграми роботи, принципи побудови та функціонування.
9. Дати характеристику універсальним тригерам.
10. Синтез тригерів із заданими властивостями.
11. Розкрити сутність запису закону функціонування тригерів за допомогою аналітичних виразів.

Література: основна: [1 – 6]; додаткова: [7 – 9].

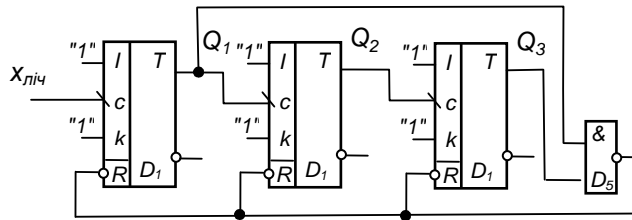
Тема 5. Схемотехніка цифрових вузлів

1. За якими ознаками можна провести класифікацію регістрів?
2. Дати характеристику існуючим методам запису інформації в регістр в паралельному коді.
3. Пояснити принцип організації зсуву інформації в регістрі.
4. Дати характеристику та пояснити принцип роботи реверсивного регістру.
5. Дати загальну характеристику та привести класифікацію лічильників.
6. Розкрити особливості побудови ланцюгів міжрозрядних зв'язків у лічильниках.
7. Пояснити принцип побудови та функціонування лічильників, що додають, та лічильників, що віднімають. Привести часові діаграми їх роботи.
8. Особливості побудови лічильників із заданим коефіцієнтом рахування імпульсів.
9. Для заданого лічильника підрахувати найменший та найбільший час роботи, якщо елементи D1, D3, D5, мають наступний час затримки сигналу розповсюдження $\tau_{\text{затр.}} = 40$ нс., а елементи D2, D4, D6 – $\tau_{\text{затр.}} = 20$ нс.



10. Дати характеристику двійково-десятьковому лічильнику.

11. Визначити коефіцієнт рахування лічильника. Зобразити часові діаграми. Збільшити коефіцієнт рахування лічильника на одиницю.



12. Організація міжрозрядних ланцюгів лічильника.

Література: основна: [1 – 6]; додаткова: [7 – 9].

Тема 6. Інтегровані системи елементів

1. Навести приклад структури транзисторного ключа та пояснити принцип його роботи.

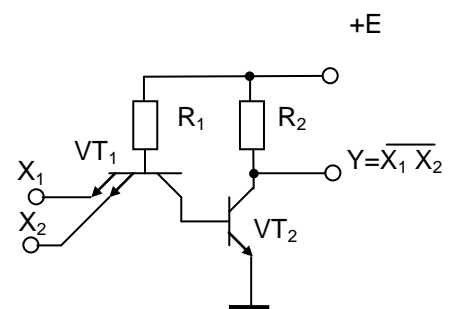
2. За допомогою вихідних характеристик транзистора пояснити принцип переміщення робочої точки транзистора на прямій навантаження.

3. Пояснити принцип побудови логічних елементів І та ЧИ-НІ за допомогою біполярного транзистора.

4. Пояснити принцип побудови комбінаційних логічних елементів на польових транзисторах.

5. Розкрити фізичні процеси що відбуваються під час роботи транзисторно-транзисторного елемента з простим інвертором.

6. Визначити максимальну потужність, що споживається логічним елементом, транзисторно-транзисторної логіки з простим інвертором в статичному режимі, якщо $E=5$ В, $R_1=4$ кОм, $R_2=2$ кОм, $X_1=0,2$ В. ("лог.0"), $X_2=4,5$ В. ("лог.1").



7. Пояснити роботу елемента транзисторно-транзисторної логіки з відкритим колектором.

8. Дати порівняльну характеристику елементам транзисторно-транзисторної логіки з простим та складним інвертором.

9. Пояснити принцип побудови та функціонування базового логічного елемента емітерно-зв'язної логіки.

10. Пояснити принцип побудови та функціонування базового логічного елемента на польових транзисторах.

11. Дати порівняльну характеристику базовим логічним елементам різного типу логіки.

Література: основна: [1 – 6]; додаткова: [7 – 9].

Тема 7. Схемотехніка аналогових вузлів

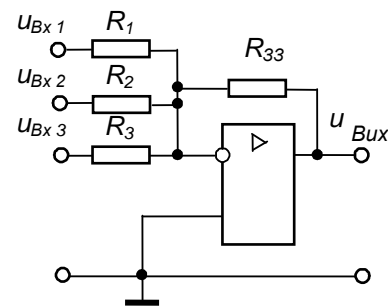
1. Навести приклад структурної схеми операційного підсилювача та дати характеристику її складовим частинам.

2. Пояснити назву операційного підсилювача. Завдяки яким своїм характеристикам підсилювач набув властивості операційного підсилювача?

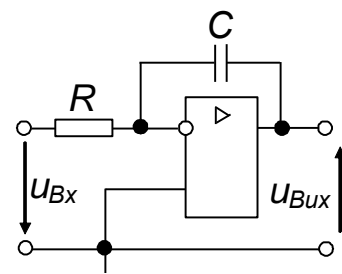
3. Чому коефіцієнт підсилення операційного підсилювача, що не інвертує, не може бути менш ніж одиниця?

4. Чому коефіцієнт підсилення операційного підсилювача, що інвертує, може бути зменшений до нуля?

5. Визначити величину опору зворотного зв'язку R_{33} операційного підсилювача, що складає вхідні сигнали з наступним інвертуванням результату, якщо $u_{Bx1} = 2 \text{ В}$, $u_{Bx2} = 1,5 \text{ В}$, $u_{Bx3} = -0,7 \text{ В}$, $u_{Bux} = -7,9 \text{ В}$, $R_1 = 6 \text{ кОм}$, $R_2 = 3 \text{ кОм}$, $R_3 = 4 \text{ кОм}$.



6. Визначити вид вихідного сигналу u_{Bux} (побудувати графік зміни вихідної напруги залежно від часу) та його конкретне значення через 2 сек. після подачі на вхід схеми постійної напруги $u_{Bx} = -1 \text{ В}$, якщо $R = 25 \text{ кОм}$, а $C = 40 \text{ мкФ}$.



7. Покажіть яким чином величина вхідних резисторів інвертуючого суматора впливає на його вихідний сигнал.

8. Пояснити принцип побудови компараторів аналогових сигналів на операційному підсилювачі.

9. Пояснити принцип аналого-цифрового перетворення сигналів.

10. Розкрити сутність цифро-аналогового перетворювача сигналів на основі матриці резисторів $R - 2R$.

11. Дати порівняльну характеристику методам цифро-аналогового перетворення сигналів на основі матриці резисторів $R - 2R$ та за допомогою додавання струмів.

12. Розкрити принцип функціонування аналого-цифрового перетворювача сигналів порозрядного кодування.

Література: основна [1 – 6]; додаткова: [7 – 9].

Тема 8. Схемотехніка обслуговуючих елементів

1. Дати характеристику автоколивальному мультівібратору. Пояснити принцип формування імпульсних сигналів.

2. Пояснити призначення та принцип роботи загальмованого мультівібратора.

3. Привести схему автоколивального мультівібратора на логічних елементах та пояснити її роботу.

4. Привести схему автоколивального мультівібратора на операційному підсилювачі та пояснити її роботу.

5. Пояснити призначення та принцип роботи генератора напруги, що лінійно змінюється.

6. Розкрити характер впливу елементів схеми мультівібратора на параметри вихідного сигналу.

7. Розкрити характер впливу елементів схеми генератора, що лінійно змінюється, на параметри вихідного сигналу.

8. Пояснити роботу схеми виділення одиночного імпульсу з послідовності імпульсів за допомогою логічних елементів.

9. Дати характеристику багатфункціональним елементам цифрових структур.

Література: основна: [1 – 6]; додаткова: [7 – 9].

Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів

1. Привести структурну схему джерела вторинного електроживлення та пояснити призначення всіх елементів.

2. Дати пояснення принципу роботи спрямовувача напруги.

3. Пояснити різницю між одно- та двонапівперіодною схемою спрямовувача напруги однофазного ланцюга.

4. Пояснити призначення та принцип дії стабілізатора напруги.

5. Які властивості діодів використовуються в спрямовувачах та стабілізаторах напруги.

6. Провести порівняльну характеристику джерел безперебійного живлення типу "off-line", "on-line", "line-interactive".

7. Пояснити принцип використання арифметико-логічного пристрою.

8. Пояснити порядок дій для нарощування розрядності та прискорення роботи арифметико логічного пристрою.

9. Розкрити області застосування та принцип функціонування таймера.

10. Дати характеристику перспективним технологіям що розробляються для використання в комп'ютерній схемотехніці.

Література: основна: [1 – 6]; додаткова: [7 – 9].

Змістовий модуль 2

Цифрові комп'ютери

1. Дати розгорнутий опис терміна "архітектура ЕОМ".

2. Як виглядає структурна схема ЕОМ, побудована на принципах фон Неймана?

3. Як у наймановській архітектурі реалізуються:

принцип збереженої програми;

принцип послідовного виконання операцій;

принцип довільного доступу до гнізд оперативної пам'яті?

4. Як виглядає структурна схема ЕОМ, побудована на принципах шинної архітектури?

5. Як трансформуються принципи фон Неймана під час переходу до шинної архітектури ЕОМ?

6. Що таке шина даних, шина адресу, шина керування?

7. Для чого потрібна відеопам'ять?

8. У чому полягає основний цикл роботи ЕОМ наймановській структури?

9. Які групи команд оброблення інформації є стандартними, незалежними від конкретної ЕОМ?

10. У чому відмінність CISC і RISC підходів у побудові системи команд комп'ютера?

11. Яка структура команди ЕОМ?

12. Чим відрізняються одне-, двох- і трьохадресні команди?

13. Які найбільш вагомні етапи в історії розвитку мікропроцесорів?

14. Яка внутрішня організація мікропроцесора?
15. Які функції регістрів: адреси команд, покажчика стека, регістра стану?
16. Як можуть співвідноситися розрядність шини керування, шини адресу і шини даних?
17. Які бувають методи адресації даних і в чому вони полягають?
18. У чому особливості адресації даних при роботі зі стеком?
19. У чому полягає оброблення переривань?
20. Принципи роботи мікропроцесора із зовнішніми обладнаннями?
21. Навести приклад системи команд (частково) одного з реальних мікропроцесорів.
22. Що таке дискретність пам'яті ЕОМ?
23. Що таке адресність пам'яті ЕОМ?
24. Що таке регістр процесора?
25. Які види пам'яті можна виділити в ЕОМ? У чому відмінність між ними?
26. Сформулювати й пояснити принципи Дж. фон Неймана функціонування ЕОМ.
27. Для чого потрібна зовнішня пам'ять?
28. Які обладнання використовується як зовнішня пам'ять ЕОМ?
30. Із чого полягає основна пам'ять? Дати характеристику кожного компонента.
31. У чому відмінність внутрішньої й зовнішньої пам'яті ЕОМ?
32. Що такий адресний простір?
33. Як визначити обсяг адресного простору?
34. Що таке режим адресації до пам'яті?
35. Що таке мікропроцесор (МП)?
36. Із чого складається МП?
37. Що таке регістр стану мікропроцесора? Яке призначення бітів N і Z регістра стану PS? Розповісти про призначення інших бітів PS.
38. Які регістри є програмно-керованими та програмно-некерованими?
39. Яке призначення таких регістрів: лічильника команд, регістра команд, регістру адреси?
40. Що таке система команд МП? Класифікація команд? Розповісти про призначення команд.
41. Розповісти про алгоритм роботи мікропроцесора.
42. Розповісти про формати команд мікропроцесора.

43. Що таке безумовний перехід? У яких випадках він застосовується?
44. Як організувати умовний перехід?
45. Як обчислити зсув при організації переходу?
46. Чим відрізняється абсолютний перехід від відносного?
47. Які види циклів існують?
48. Як організувати цикл?
49. Що таке стік?
50. Що таке підпрограма?
51. У яких випадках доцільно використовувати підпрограми?
52. Пояснити механізм звертання до підпрограми.
53. Чому використання підпрограм полегшує налагодження програми?
54. Чи може одна підпрограма викликати іншу?
55. Які підпрограми називаються рекурсивними?

7. Індивідуально-консультативна робота

Індивідуально-консультативні заняття (ІКЗ) – вид навчальних занять, на яких студент отримує від викладача відповіді на конкретні запитання або пояснення певних теоретичних положень чи аспектів їх практичного застосування.

ІКЗ передбачає роз'яснення питань, які виникають у студентів у ході самостійного опрацювання навчального матеріалу та виконання домашніх завдань, поглиблення та закріплення знань з окремих питань і тем дисциплін, надання методичної допомоги у виборі раціональних методів самостійної роботи. За необхідності можуть проводитись і групові ІКЗ.

Відвідання ІКЗ студентами добровільне. Проте кафедри можуть викликати на співбесіду тих студентів, які у процесі навчання не показують твердих знань і, на думку викладачів, не працюють над дисципліною. Консультуючи студентів, викладач одночасно знайомиться з тим, як вони вивчають рекомендовану літературу, дає поради та вказівки про методи роботи над навчальним матеріалом, які сприяють глибокому та міцному його засвоєнню.

ІКЗ не слід перетворювати на додаткові заняття, не рекомендується виконувати за студентів або спільно з ними домашні завдання. Зі спеціальних і технічних дисциплін не допускається розкриття рішень, які

студенти повинні сприймати самостійно. Консультації не повинні перетворюватися у форму натаскування студентів перед заліками й екзаменами. Вони також не є формою перевірки знань. Знання навчальної дисципліни, які показані студентами у ході ІКЗ, не повинні впливати на екзаменаційну або залікову оцінку.

Індивідуально-консультативна робота здійснюється за графіком індивідуально-консультативної роботи у формі: індивідуальних занять, консультацій, перевірки виконання індивідуальних завдань, перевірки та захисту завдань, що винесені на поточний контроль тощо.

Індивідуально-консультативна робота з теоретичної частини дисципліни проводиться у формі:

1) індивідуальних консультацій (запитання – відповідь стосовно проблемних питань теоретичного матеріалу дисципліни);

2) групових консультацій (розгляд типових прикладів, практики впровадження та використання нових методів і методик у виробничу практику).

ІКЗ з практичної частини дисципліни проводиться у формі:

1) індивідуальних консультацій (розгляд практичних завдань, стосовно яких виникли запитання);

2) групових консультацій (розгляд практичних ситуацій, рольових ігор, які потребують колективного обговорення).

Індивідуально-консультативна робота для комплексного оцінювання засвоєння програмного матеріалу проводиться у формі:

1) індивідуального захисту самостійних та індивідуальних завдань;

2) підготовки рефератів до виступу на науковому семінарі;

3) підготовки рефератів до виступу на науковій конференції.

8. Методи навчання

У процесі викладення навчальної дисципліни для активізації навчального процесу передбачено застосування сучасних навчальних технологій, серед яких лекції проблемного характеру міні-лекції, роботи в малих групах.

Розподіл форм та методів активізації процесу навчання за темами навчальної дисципліни наведено в табл. 8.1.

**Розподіл форм та методів активізації процесу навчання
за темами навчальної дисципліни**

Тема	Практичне застосування навчальних технологій
<i>Тема 1</i> Форми зображення інформації	<i>Міні-лекція (семінар-дискусія) з питання "Існуючих форм подання інформації", презентація результатів роботи в малих групах</i>
<i>Тема 3</i> Схемотехніка комбінаційних вузлів	<i>Проблемна лекція, з питання "Синтез комбінаційних цифрових пристроїв за допомогою комбінаційних вузлів", лабораторне заняття (семінар-дискусія) з питання "Розширення можливостей комбінаційних вузлів для синтезу цифрових комбінаційних схем"</i>
<i>Тема 4</i> Схемотехніка цифрових елементів	<i>Проблемна лекція з питання "Синтез елементів з пам'яттю із заданими умовами функціонування", презентація результатів роботи в малих групах</i>
<i>Тема 6</i> Інтегровані системи елементів	<i>Проблемна лекція з питання "Шляхи удосконалення характеристик базового логічного елемента транзисторно-транзисторної логіки", кейс-метод "Оцінка властивостей базового логічного елемента транзисторно-транзисторної логіки"</i>
<i>Тема 9</i> Джерела живлення	<i>Міні-лекція, лабораторне заняття (семінар-дискусія) з питань з питання "Виконання арифметичних та логічних операцій за допомогою інтегральних засобів комп'ютерної схемотехніки", презентація результатів роботи в малих групах</i>
<i>Тема 13</i> Суперкомп'ютери. Паралельні обчислювальні системи	<i>Роботи в малих групах, презентація результатів роботи в малих групах</i>
<i>Тема 17</i> RISC-процесори	<i>Лабораторне заняття (семінар-дискусія), презентація результатів роботи в малих групах</i>

Проблемні лекції спрямовані на розвиток логічного мислення студентів. Коло питань теми лекції обмежується двома – трьома ключовими моментами, увага студентів концентрується на матеріалі, що не знайшов широкого відображення в підручниках, використовується досвід закордонних навчальних закладів з роздаванням студентам під час лекцій друкова-

ного матеріалу та виділенням головних висновків з питань, що розглядаються. При викладанні лекційного матеріалу студентам пропонуються питання для самостійного розмірковування. При цьому лектор задає питання, які спонукають студента шукати розв'язання проблемної ситуації. Така система примушує студентів сконцентруватися і почати активно мислити в пошуках правильної відповіді.

Наприклад, під час розгляду теми "Схемотехніка цифрових елементів" пропонується більш детально зупинитися на методах, що дозволяють формалізувати умови функціонування елементів з пам'яттю та будувати функціональні схеми будь-яких тригерів. Проблемне питання доцільно сформулювати таким чином: "Синтез елементів з пам'яттю із заданими умовами функціонування".

На початку проведення проблемної лекції необхідно чітко сформулювати проблему, яку необхідно вирішити студентам. Під час розгляду лекційного матеріалу слід уникати прямої відповіді на поставлені питання, а також висвітлювати лекційний матеріал таким чином, щоб отриману інформацію студент міг використовувати при розв'язанні проблеми.

Міні-лекції передбачають викладення навчального матеріалу за короткий проміжок часу та характеризуються значною ємністю, складністю логічних побудов, образів, доказів та узагальнень. Міні-лекції проводяться, як правило, як частина заняття-дослідження.

На початку проведення міні-лекції за вказаними вище темами лектор акцентує увагу студентів на необхідності подати викладений лекційний матеріал у так званому структурно-логічному вигляді. На розгляд виносяться питання, які зафіксовані у плані лекцій, але викладаються вони стисло. Лекційне заняття, проведене у такий спосіб, пробуджує у студента активність та увагу при сприйнятті матеріалу, а також спрямовує його на використання системного підходу при відтворенні інформації, яку він одержав від викладача.

Проблемні лекції та міні-лекції доцільно поєднувати з такою формою активізації навчального процесу, як робота в малих групах.

Робота в малих групах дає змогу структурувати лекційні або лабораторні заняття за формою та змістовністю, створює можливості для участі кожного студента в роботі за темою заняття, забезпечує формування особистісних якостей та досвіду соціального спілкування.

Після висвітлення проблеми (при використанні проблемних лекцій) або стислого викладання матеріалу (при використанні міні-лекцій) сту-

дентам пропонується об'єднуватися у групи з 5 – 6 чоловік та презентувати наприкінці заняття своє бачення та сприйняття матеріалу.

Презентації – виступи перед аудиторією, що використовуються для подання певних досягнень, результатів роботи групи, звіту з виконання індивідуальних завдань. Однією з позитивних рис презентації та її переваг під час використання в навчальному процесі є обмін досвідом, який здобули студенти під час роботи у певній малій групі.

Лабораторні заняття (з елементами семінарської дискусії) дозволяють формувати у студентів навички особистого експериментального дослідження фізичних процесів, що відбуваються під час роботи аналогових і цифрових елементів та вузлів комп'ютерної схемотехніки, проводити аналіз умов функціонування цих схем, а також розробляти нові схеми відповідно до вимог, що пред'являються до них, узагальнювати отримані результати, формулювати висновки та думки, вести подальший обмін думками та поглядами з іншими учасниками щодо отриманих результатів досліджень з даної теми, а також розвивають творче мислення, допомагають формувати погляди і переконання, вчать об'єктивно оцінювати результати і пропозиції опонентів, критично підходити до власних результатів та поглядів.

Ділові та рольові ігри – форма активізації студентів, за якої вони задіяні в процесі інсценізації певної виробничої ситуації у ролі безпосередніх учасників подій.

Наприклад, у ході проведення лабораторного заняття за темою "Синтез комбінаційних цифрових пристроїв на інтегральних схемах малого ступеня інтеграції в умовах обмежень" слід поділити аудиторію на групи, кожній з яких дати завдання розробити схему управління в умовах певних обмежень (за часом, за функціональним базисом елементів схеми, за спроможністю навантаження, за числом входів елементів та ін.).

Кейс-метод – метод аналізу конкретних ситуацій, який дає змогу наблизити процес навчання до реальної практичної діяльності спеціалістів і передбачає розгляд виробничих, управлінських та інших ситуацій, складних конфліктних випадків, проблемних ситуацій, інцидентів у процесі вивчення навчального матеріалу.

9. Методи контролю

Відповідно до Тимчасового положення "Про порядок оцінювання результатів навчання студентів за накопичувальною бально-рейтинго-

вою системою" ХНЕУ ім. С. Кузнеця контрольні заходи включають **поточний контроль**, що здійснюється протягом семестру під час проведення лекційних та лабораторних занять і оцінюється сумою набраних балів (максимальна сума – 100 балів).

Поточний контроль з даної навчальної дисципліни проводиться в таких формах:

- активна робота на лекційних заняттях;
- активна участь у виконанні лабораторних завдань;
- проведення поточної контрольної роботи;
- експрес-опитування.

Порядок експрес-контролю оцінювання знань студентів

Поточне оцінювання здійснюється під час проведення лабораторних занять і має мету – перевірку рівня підготовленості студента до виконання конкретної роботи. Об'єктами поточного контролю є:

- 1) активність та результативність роботи студента протягом семестру над вивченням програмного матеріалу дисципліни, відвідування занять;
- 2) виконання проміжного контролю;
- 3) виконання модульного контрольного завдання під час проведення поточних контрольних робіт.

Для оцінювання рівня відповідей студентів на завдання **експрес-опитування**:

- за умови відповіді на всі завдання – 3 бали;
- при відповіді на 1/2 завдань – 2 бали;
- при відповіді на 1 завдання – 1 бал.

Приклад завдання експрес-опитування

1. Скільки різних наборів $N_{\text{лп}}$ має функція двох змінних? Скільки можна отримати логічних функцій $N_{\text{лф}}$ за допомогою двох змінних?

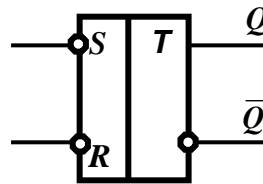
Відповідь. $N_{\text{лп}} = 4$, $N_{\text{лф}} = 8$

2. Для заданої логічної функції чотирьох змінних визначити всі номери клітинок карти Карно, в яких логічна функція приймає одиничні значення $f(x_4, x_3, x_2, x_1) = x_3(\overline{x_4} \vee x_3 \vee \overline{x_2})(\overline{x_4} \vee x_2 \vee \overline{x_1})$.

Відповідь. 4, 5, 6, 7, 12, 14, 15

3. Для RS тригера з інверсними входами, що реалізований на двовходових елементах шрих Шефера розставити вхідні та вихідні сигнали.

Відповідь.



Приклад поточної контрольної роботи

Змістовий модуль 1

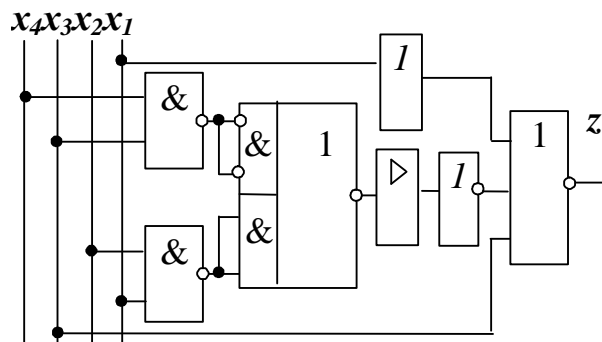
Структури мікропроцесорних систем

Завдання 1. Пояснити сутність диференціювання вхідних сигналів за допомогою RC-ланцюгів.

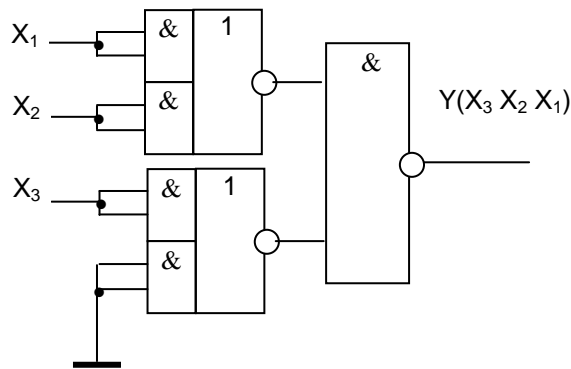
Завдання 2. Здійснити мінімізацію логічної функції, що задана таблицею відповідності:

x ₄ x ₃	x ₂ x ₁			
	00	01	11	10
00	1	~	0	0
01	~	1	0	0
11	0	0	1	~
10	~	~	1	0

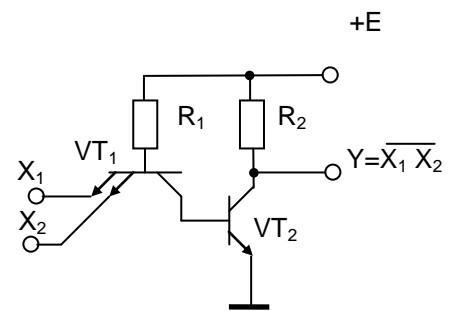
Завдання 3. Провести аналіз умов функціонування заданої комбінаційної цифрової схеми.



Завдання 4. Реалізувати логічну функцію $Y(X_3X_2X_1)$ на двохвходовому мультиплексорі.



Завдання 5. Визначити максимальну потужність що споживається логічним елементом транзисторно-транзисторної логіки з простим інвертором у статичному режимі, якщо $E=5$ В, $R_1=4$ кОм, $R_2=2$ кОм, $X_1=0,2$ В. ("лог.0"), $X_2=4,5$ В. ("лог.1").



Змістовий модуль 2 Цифрові комп'ютери

Завдання 1. Як виглядає структурна схема ЕОМ, побудована на принципах шинної архітектури?

Завдання 2. У чому полягає прямий порядок байтів (little endian)?

Завдання 3. За допомогою програми DEBUG (команда – а) написати програму, що виконує перераховані дії:

1. Очистити регістр АХ.
2. Переслати число 89Н у регістр АЛ.
3. Додати число 5736Н до регістра АХ.
4. Переслати регістр АХ у регістр ВХ.
5. Додати регістр ВХ до регістра АХ.
6. Відняти регістр ВХ із регістра АХ.

Виконати тестування програми з переглядом умісту регістрів (команда – t).

Завдання 4. Яким чином можна задати оброблення ланцюжків командою CMPS, якщо одна з них розташована в сегменті кодів, а друга – у сегменті даних.

Завдання 5. Написати програму, що перетворить рядки мнемокодів команд MOVSB, MOVSW, LODSB, LODSW, STOSB, STOSW, SCASB, SCASW, CMPSW (у довільному порядку) у відповідні двійкові коди машинних команд.

10. Розподіл балів, які отримують студенти

Отримання балів студентами денної форми навчання за темами змістовних модулів здійснюється за схемою, наведено в табл. 10.1

Таблиця 10.1

Розподіл балів за темами

Поточне тестування та самостійна робота																	Сума
Змістовий модуль 1									Змістовий модуль 2								
T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15	T16	T17	100
1	6	6	6	9	6	6	16	–	6	1	10	4	6	1	6	10	

Примітка. T1, T2 ... T17 – теми змістовних модулів.

Максимальна кількість балів, яку може накопичити студент протягом тижня за формами та методами навчання, наведена в табл. 10.2.

Таблиця 10.2

Розподіл балів за тижнями

Теми змістовних модулів			Лекційні заняття	Есе, презентація	Захист лабораторних робіт	Експрес-опитування	Поточні КР	Усього
1	2	3	4	5	6	7	8	9
Змістовий модуль 1 Структури мікропроцесорних систем	Тема 1	1 тиждень	1	–	–	–	–	1
	Тема 2	2 тиждень	1	–	5	–	–	6
	Тема 3	3 тиждень	1	–	5	–	–	6
	Тема 4	4 тиждень	1	–	5	–	–	6
	Тема 5	5 тиждень	1	–	5	3	–	9
	Тема 6	6 тиждень	1	–	5	–	–	6
	Тема 7	7 тиждень	1	–	5	–	–	6
	Тема 8	8 тиждень		–	–	–	–	–
	Тема 9	9 тиждень	1	–	–	–	10	11

1	2	3	4	5	6	7	8	9
Змістовий модуль 2 Цифрові комп'ютери	Тема 10	10 тиждень	1	–	5	–	–	6
	Тема 11	11 тиждень	1	–	–	–	–	1
	Тема 12	12 тиждень	1	9	5	–	–	15
	Тема 13	13 тиждень	1	–	–	3	–	4
	Тема 14	14 тиждень	1	–	5	–	–	6
	Тема 15	15 тиждень	1	–	–	–	–	1
	Тема 16	16 тиждень	–	–	5	–	–	5
	Тема 17	17 тиждень	–	–	–	–	10	10
Усього			15	9	50	6	20	100

Підсумкова оцінка з навчальної дисципліни визначається відповідно до Тимчасового положення "Про порядок оцінювання результатів навчання студентів за накопичувальною бально-рейтинговою системою" ХНЕУ ім. С. Кузнеця (табл. 10.3).

Оцінки за цією шкалою заносяться до відомостей обліку успішності, індивідуального навчального плану студента та іншої академічної документації.

Таблиця 10.3

Шкала оцінювання: національна та ЄКТС

Сума балів за всі види навчальної діяльності	Оцінка ЄКТС	Оцінка за національною шкалою	
		для екзамену, курсового проекту (роботи), практики	для заліку
90 – 100	A	відмінно	зараховано
82 – 89	B	добре	
74 – 81	C		
64 – 73	D		
60 – 63	E	задовільно	не зараховано
35 – 59	FX	незадовільно	
1 – 34	F		

11. Рекомендована література

11.1. Основна

1. Приходько В. М. Комп'ютерна схемотехніка / В. М. Приходько, С. П. Євсєєв, К. В. Садовий. – Харків : Вид. ХНЕУ, 2011. – 300 с.
2. Євсєєв С. П. Архітектура мікропроцесорів та компонентів ЕОМ / С. П. Євсєєв, О. А. Смірнов, О. Г. Король та ін. // Кіровоград: Вид. Лисенко В. Ф. – 2015. – 550 с.
3. Бабич М. П. Компьютерная схемотехника: учеб. пособ. / М. П. Бабич. – МК-Пресс, 2004. – 412с.
4. Карлащук В. М. Электронная лаборатория на IBM PC. Лабораторный практикум на базе *Electronics Workbench* и *Matlab*"Солон – Р", 2004. – 732с.
5. Мікропроцесорна техніка : підручник / Ю. І. Якименко, Т. О. Терещенко та ін. / за ред. Т. О. Терещенко. – К. : Вид. "Політехнік", 2003. – 440 с.
6. Хорошекий В. Г. Архитектура вычислительных систем: учеб. пособ. – 2-е изд. – М. : Изд-во МГТУ им. Н.Э. Баумана, 2008. – 520с.

11.2. Додаткова

7. Бабич М. П. Компьютерная схемотехника. Методы построения и проектирования: учеб. пособ. / М. П. Бабич. – МК-Пресс, 2004. – 575 с.
8. Ирвин Кип. Язык ассемблера для процессоров Intel, 4-е изд. : Пер. с англ. – М. : Издательский дом "Вильямс", 2005. – 912 с.
9. Таненбаум Э. Архитектура компьютера : пер. с англ. / Э. Таненбаум. – 5-е изд. – СПб. [и др.] : Питер, 2007 .– 698 с.

11.3. Ресурси мережі Інтернет

10. Каталог образовательных ресурсов (Федерация Интернет образования). – Режим доступа: www.catalog.alledu.ru/predmet/.
11. IT-новости. – Режим доступа: <http://itnews.com.ua/62966.html>.
12. Архітектура комп'ютерів. – Режим доступу: <http://vssit.ucoz.ru/index/0-4>.

Додатки

Додаток А
Таблиця А.1

Структура складових професійних компетентностей з навчальної дисципліни "Схемотехніка та архітектура комп'ютерів" за Національною рамкою кваліфікацій України

51

Складові компетентності, яка формується в рамках теми	Мінімальний досвід	Знання	Уміння	Комунікації	Автономність і відповідальність
1	2	3	4	5	6
Тема 1. Форми зображення інформації					
Здатність використовувати на практиці різні форми зображення інформації на основі вимог аксіом дискретної алгебри	Здатність у цілому використовувати на практиці основні форми зображення інформації на основі вимог аксіом дискретної алгебри	Здатність використовувати на практиці різні форми зображення інформації на основі вимог аксіом дискретної алгебри	Вміти використовувати основні форми інформації в дискретному вигляді	Презентувати можливість використання основ зображення дискретної інформації	Відповідальність за точність і коректність результатів
Тема 2. Логічні основи побудови елементів					
Здатність використовувати на практиці різні форми зображення інформації на основі вимог аксіом дискретної алгебри	Здатність у цілому використовувати на практиці основні форми зображення інформації на основі вимог аксіом дискретної алгебри	Здатність використовувати на практиці різні форми зображення інформації на основі вимог аксіом дискретної алгебри	Вміти використовувати основні форми інформації в дискретному вигляді	Презентувати можливість використання основ зображення дискретної інформації	Відповідальність за точність і коректність результатів

1	2	3	4	5	6
Тема 3. Схемотехніка комбінаційних вузлів					
Здатність використовувати на практиці вимоги щодо побудови комбінаційних вузлів	Знання основ побудови комбінаційних вузлів	Знання основних елементів, архітектури побудови комбінаційних вузлів, використання на практиці методів мінімізації елементів та архітектури вузлів	Побудова таблиць істинності комутаційних вузлів, проведення мінімізації та приведення до відповідного базису	Презентувати основні вимоги щодо побудови, мінімізації структури комбінаційних вузлів	Відповідальність за точність і коректність результату
Тема 4. Схемотехніка цифрових елементів					
Здатність використання на практиці цифрових елементів, проводити аналіз комбінаційних цифрових пристроїв	Знання основ побудови та використання цифрових елементів	Знання основних вимог до побудови та порівняльні характеристики основних цифрових елементів, шляхи їх удосконалення	Провести загальне оцінювання функціонування основних цифрових елементів, можливі шляхи їх удосконалення	Презентувати результати використання основних елементів в обчислювальній техніці	Відповідальність за точність і коректність результату
Тема 5. Схемотехніка цифрових вузлів					
Здатність використання на практиці цифрових елементів, проводити аналіз синтезу асинхронних тригерів	Знання основ використання цифрових вузлів	Знання основних вимог до побудови цифрових вузлів, основні їх характеристики, умови використання та обслуговування, можливі помилки та шляхи їх удосконалення	Провести загальне оцінювання функціонування та порівняльну характеристику цифрових вузлів	Презентувати результати використання цифрових вузлів, шляхи удосконалення їх архітектури на основі використання сучасних технологій	Відповідальність за точність і коректність результату
Тема 6. Інтегровані системи елементів					
Здатність використання на практиці інтегрованих елементів системи, проводити аналіз та синтез сучасних інтегрованих систем	Знання основ використання сучасних інтегрованих систем	Знання основних вимог до побудови сучасних інтегрованих систем, основні їх характеристики, умови використання та обслуговування	Провести загальне оцінювання функціонування та порівняльну характеристику інтегрованих систем елементів	Презентувати результати використання інтегрованих систем елементів	Відповідальність за точність і коректність результату

1	2	3	4	5	6
Тема 7. Схемотехніка аналогових вузлів					
Здатність побудови аналогових вузлів, проведення досліджень обслуговуючих елементів	Знання основ використання аналогових вузлів	Знання основних вимог до побудови та порівняльних характеристик ЦАП/АЦП, інших аналогових перетворювачів	Провести загальне оцінювання функціонування та порівняльну характеристику ЦАП/АЦП	Презентувати результати використання ЦАП/АЦП, інших аналогових перетворювачів	Відповідальність за точність і коректність результатів
Тема 8. Схемотехніка обслуговуючих елементів					
Здатність побудови аналогових вузлів, проведення досліджень обслуговуючих елементів	Знання основ використання обслуговуючих елементів	Знання основних вимог до побудови та порівняльних характеристик обслуговуючих елементів	Провести загальне оцінювання функціонування та порівняльну характеристику обслуговуючих елементів	Презентувати результати використання обслуговуючих елементів	Відповідальність за точність і коректність результатів
Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів					
Здатність проводити оцінювання основних характеристик джерел живлення. Розгляд основних вимог щодо використання комбінаторних вузлів. Здатність проводити оцінювання основних властивостей операційних підсилювачів	Знання основ використання джерел живлення та комбінаторних вузлів	Знання основних вимог до побудови та порівняльних характеристик джерел живлення та комбінаторних вузлів	Провести загальне оцінювання функціонування та порівняльну характеристику джерел живлення та комбінаторних вузлів	Презентувати результати використання джерел живлення та комбінаторних вузлів	Відповідальність за точність і коректність результатів
Тема 10. Цифрові комп'ютери					
Здатність використання програмних засобів дослідження програмно-апаратної конфігурації сучасних ПК. Особливості взаємодії основних апаратних засобів ПК	Знання основних принципів сучасних цифрових ПК	Знання основ побудови програмних засобів, основних елементів сучасних ПК	Проведення оцінювання основних характеристик сучасних ПК	Презентувати результати використання сучасних ПК	Відповідальність за точність і коректність результатів

1	2	3	4	5	6
Тема 11. Запам'ятовуючі пристрої					
Здатність використання програмних засобів дослідження продуктивності компонентів обчислювальної системи ПК. Особливості реалізації програмних продуктів ПК	Знання основних принципів ОЗУ, ПЗУ, кеш-пам'яті сучасних ПК	Знання основ побудови ОЗУ, ПЗУ, кеш-пам'яті сучасних ПК, шляхи їх удосконалення	Проведення оцінювання основних характеристик ОЗУ, ПЗУ, кеш-пам'яті сучасних ПК	Презентувати результати використання ОЗУ, ПЗУ, кеш-пам'яті сучасних ПК	Відповідальність за точність і коректність результатів
Тема 12. Процесори					
Здатність використання програмних засобів дослідження програмно-апаратної конфігурації сучасних ПК. Особливості реалізації програмних продуктів ПК	Знання основних принципів побудови сучасних процесорів	Знання основ побудови, характеристик, архітектури, порівняльних оцінок сучасних процесорів, шляхи удосконалення архітектури, технологій виготовлення процесорів	Проведення оцінювання основних характеристик сучасних процесорів	Презентувати результати використання сучасних процесорів	Відповідальність за точність і коректність результатів
Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи					
Здатність використання програмних засобів дослідження характеристик системної пам'яті і підсистеми кеш сучасних ПК. Основні характеристики материнської плати	Знання основних принципів побудови сучасних процесорів	Знання основ побудови, характеристик, архітектури, порівняльних оцінок сучасних процесорів, шляхи удосконалення архітектури, технологій виготовлення процесорів	Проведення оцінювання основних характеристик сучасних процесорів	Презентувати результати використання сучасних процесорів	Відповідальність за точність і коректність результатів
Тема 14. Універсальні мікропроцесори					
Здатність використання програмних засобів дослідження характеристик системної пам'яті і підсистеми кеш сучасних ПК. Основні характеристики материнської плати	Знання основних архітектур універсальних процесорів	Знання основних механізмів і процедур побудови сучасних універсальних процесорів, основні архітектури, шляхи їх удосконалення	Проведення порівняльного аналізу архітектур універсальних процесорів	Презентувати результати порівняльного аналізу архітектур універсальних процесорів	Відповідальність за точність і коректність результатів

Закінчення додатка А
Закінчення табл. А.1

1	2	3	4	5	6
Тема 15. Схеми підтримки МП на системних платах					
Здатність використання основних характеристик МП на системних платах	Знання основних архітектур універсальних процесорів	Знання основних механізмів і процедур побудови сучасних універсальних процесорів, основні архітектури, шляхи їх удосконалення	Проведення порівняльного аналізу архітектур універсальних процесорів	Презентувати результати порівняльного аналізу архітектур універсальних процесорів	Відповідальність за точність і коректність результатів
Тема 16. Структури мікропроцесорних систем					
Здатність використання основних характеристик мікропроцесорних систем	Знання основних архітектур мікропроцесорних систем	Знання основних механізмів і процедур побудови сучасних мікропроцесорних систем, основні архітектури, шляхи їх удосконалення	Проведення порівняльного аналізу архітектур мікропроцесорних систем	Презентувати результати порівняльного аналізу архітектур мікропроцесорних систем	Відповідальність за точність і коректність результатів
Тема 17. RISC-процесори					
Здатність використання основних характеристик RISC-процесорів	Знання основних архітектур RISC-процесорів	Знання основних механізмів і процедур побудови сучасних RISC-процесорів, основні архітектури, шляхи їх удосконалення	Проведення порівняльного аналізу архітектур RISC-процесорів	Презентувати результати порівняльного аналізу архітектур RISC-процесорів	Відповідальність за точність і коректність результатів

Зміст

Вступ.....	3
1. Опис навчальної дисципліни	4
2. Мета і завдання навчальної дисципліни	4
3. Інформаційний обсяг навчальної дисципліни.....	7
4. Структура навчальної дисципліни.....	16
5. Теми лабораторних занять.....	18
6. Самостійна робота студента	22
6.1. Питання для самостійного опрацювання.....	24
6.2. Контрольні запитання для самодіагностики	31
7. Індивідуально-консультативна робота	40
8. Методи навчання	41
9. Методи контролю	44
10. Розподіл балів, які отримують студенти	48
11. Рекомендована література.....	50
11.1. Основна	50
11.2. Додаткова	50
11.3. Ресурси мережі Інтернет	50
Додатки.....	51

НАВЧАЛЬНЕ ВИДАННЯ

КОМП'ЮТЕРНА СХЕМОТЕХНІКА ТА АРХІТЕКТУРА КОМП'ЮТЕРІВ

Робоча програма
для студентів галузі знань
12 "Інформаційні технології"
першого (бакалаврського) рівня

Самостійне електронне текстове мережеве видання

Укладачі: **Євсеєв** Сергій Петрович
Король Ольга Григорівна

Відповідальний за видання *О. Г. Руденко*

Редактор *К. Л. Бикова*

Коректор *Т. А. Маркова*

План 2017 р. Поз. № 97 ЕВ. Обсяг 57 с.

Видавець і виготовлювач – ХНЕУ ім. С. Кузнеця, 61166, м. Харків, просп. Науки, 9-А

*Свідоцтво про внесення суб'єкта видавничої справи до Державного реєстру
ДК № 4853 від 20.02.2015 р.*